



U?A

C22	AD0	C/BE0	A25
D22	AD1	C/BE1	F23
B22	AD2	C/BE2	K23
B23	AD3	C/BE3	P25
D19	AD4		
B24	AD5	DEVSEL	H26
A24	AD6		
B26	AD7	FRAME	J24
A26	AD8		
C26	AD9	GNT0	V26
D25	AD10	GNT1	W23
D26	AD11	GNT2	W24
E23	AD12	GNT3	W25
E25	AD13	GNT4/DA5	W26
E26	AD14		
F24	AD15	INTA	AC26
L26	AD16	IDSEL	P26
L25	AD17	IRDY	K25
M25	AD18		
M26	AD19	LOCK	J26
N23	AD20	PERR	G26
N25	AD21	PAR	G25
N26	AD22		
R26	AD23	REQ0	AB26
R25	AD24	REQ1	AA25
T26	AD25	REQ2	AA26
T25	AD26	REQ3	Y25
U23	AD27	REQ4/DA4	Y26
U24	AD28		
U26	AD29	SERR	F26
U25	AD30		
V25	AD31	STOP	H25
		TRDY	K26

<Value>



	U?B		
Y4	CS0	DQM0	AB1
AA3	CS1	DQM1	AB2
AA4	CS2	DQM2	K3
AC4	CS3	DQM3	K2
M2	CS4	DQM4	AC1
L2	CS5	DQM5	AC2
M1	CS6	DQM6	K1
L1	CS7	DQM7	J1
		FOE	H1
H2	CKE		AD17
B20	DRDY	MDL0	AE17
		MDL1	AE15
B15	CKO/DA1	MDL2	AF15
C25	DA2	MDL3	AC14
AF26	PCI_CLK4/DA3	MDL4	AE13
		MDL5	AF13
AD26	DA11	MDL6	AF12
AF17	DA12	MDL7	AF11
AF19	DA13	MDL8	AF10
F1	DA14	MDL9	AF9
J2	DA15	MDL10	AD8
		MDL11	AF8
AC17	MDH0	MDL12	AF7
AF16	MDH1	MDL13	AF6
AE16	MDH2	MDL14	AE5
AE14	MDH3	MDL15	B1
AF14	MDH4	MDL16	A1
AC13	MDH5	MDL17	A3
AE12	MDH6	MDL18	A4
AE11	MDH7	MDL19	A5
AE10	MDH8	MDL20	A6
AE9	MDH9	MDL21	A7
AE8	MDH10	MDL22	D7
AC7	MDH11	MDL23	A8
AE7	MDH12	MDL24	B8
AE6	MDH13	MDL25	A10
AF5	MDH14	MDL26	D10
AC5	MDH15	MDL27	A12
E4	MDH16	MDL28	B11
A2	MDH17	MDL29	B12
B3	MDH18	MDL30	A14
D4	MDH19	MDL31	
B4	MDH20		
B5	MDH21		
D6	MDH22	PAR0	AF3
C6	MDH23	PAR1	AE3
B7	MDH24	PAR2	G4
C9	MDH25	PAR3	E2
A9	MDH26	PAR4	AE4
B10	MDH27	PAR5	AF4
A11	MDH28	PAR6	D2
A13	MDH29	PAR7	C2
B13	MDH30		
A15	MDH31	PCI_SYNC_IN	AB23
W2	SDMA0	PCI_SYNC_OUT	AD25
W1	SDMA1		
V3	SDMA2	RCS0	N4
V1	SDMA3	RCS1	N2
U1	SDMA4	RCS2/TRIG_IN	AF20
U2	SDMA5	RCS3/TRIG_OUT	AC18
U4	SDMA6		
T2	SDMA7	SDCAS	AD2
T1	SDMA8	SDRAS	AD1
R2	SDMA9		
R1	SDMA10		P2
N1	SDMA11	SDBA0	P1
B14	SDMA13/TBEN	SDBA1	
D14	SDMA14/CHKSTOP_IN	WE	AA1
		AS	Y1
AD21	OSC_IN		



U?C

C19	IRQ0/S_INT	MCP	A17
B21	IRQ1/S_CLK		
AC22	IRQ2/S_RST	MIV	A16
AE24	IRQ3/S_FRAME		
A23	IRQ4/L_INT	MAA0	AF2
		MAA1	AF1
		MAA2	AE1
A19	HRST_CPU		
		PMAA0	AD18
A20	HRST_CTRL	PMAA1	AF18
		PMAA2	AE19
D16	NMI		
		QACK/DA0	F2
Y2	RTC	PLL_CFG4/DA6	B17
		PLL_CFG3/DA7	B18
A18	SMI	PLL_CFG2/DA8	A21
		PLL_CFG1/DA9	B19
AF21	SCL	PLL_CFG0/DA10	A22
AE20	SDA	SDRAM_CLK0	D1
		SDRAM_CLK1	G1
AE23	TRST	SDRAM_CLK2	G2
AF22	TCK	SDRAM_CLK3	E1
AF23	TDI		
AC21	TDO		
AE22	TMS	SOUT1/PCI_CLK0	AC25
		SIN1/PCI_CLK1	AB25
		SOUT2/RTS1/PCI_CLK2	AE26
		SIN2/CTS1/PCI_CLK3	AF25
AD22	TEST0		
		SRESET/SDMA12	B16
H3	SDRAM_SYNC_IN		
C1	SDRAM_SYNC_OUT		
		NC	D17

<Value>



U?D

C17	AVDD		AC20
AF24		LVDD1	AC23
	AVDD2	LVDD2	D20
AB24		LVDD3	D23
AD20	OVDD1	LVDD4	G23
AD24	OVDD2	LVDD5	P23
C14	OVDD3	LVDD6	Y23
C20	OVDD4	LVDD7	
C24	OVDD5		AB3
E24	OVDD6	GVDD1	AB4
G24	OVDD7	GVDD2	AC10
J23	OVDD8	GVDD3	AC11
K24	OVDD9	GVDD4	AC8
M24	OVDD10	GVDD5	AD10
P24	OVDD11	GVDD6	AD13
T23	OVDD12	GVDD7	AD15
Y24	OVDD13	GVDD8	AD3
	OVDD14	GVDD9	AD5
AA24		GVDD10	AD7
AC16	VDD1	GVDD11	C10
AC19	VDD2	GVDD12	C12
AD12	VDD3	GVDD13	C3
AD6	VDD4	GVDD14	C5
AD9	VDD5	GVDD15	C7
C15	VDD6	GVDD16	D13
C18	VDD7	GVDD17	D5
C21	VDD8	GVDD18	D9
D11	VDD9	GVDD19	E3
D8	VDD10	GVDD20	G3
F3	VDD11	GVDD21	H4
H23	VDD12	GVDD22	K4
J3	VDD13	GVDD23	L4
L23	VDD14	GVDD24	N3
M3	VDD15	GVDD25	P4
R24	VDD16	GVDD26	R3
T4	VDD17	GVDD27	U3
V24	VDD18	GVDD28	V4
W4	VDD19	GVDD29	Y3
	VDD20	GVDD30	

<Value>



U?E

AA2	GND1	GND27	C4
AA23	GND2	GND28	C8
AC12	GND3	GND29	D12
AC15	GND4	GND30	D15
AC24	GND5	GND31	D18
AC3	GND6	GND32	D21
AC6	GND7	GND33	D24
AC9	GND8	GND34	D3
AD11	GND9	GND35	F25
AD14	GND10	GND36	F4
AD16	GND11	GND37	H24
AD19	GND12	GND38	J25
AD23	GND13	GND39	J4
AD4	GND14	GND40	L24
AE18	GND15	GND41	L3
AE2	GND16	GND42	M23
AE21	GND17	GND43	M4
AE25	GND18	GND44	N24
B2	GND19	GND45	P3
B25	GND20	GND46	R23
B6	GND21	GND47	R4
B9	GND22	GND48	T24
C11	GND23	GND49	T3
C13	GND24	GND50	V2
C16	GND25	GND51	V23
C23	GND26	GND52	W3

<Value>