



BeyondBits

第7期

VYBRID 专刊

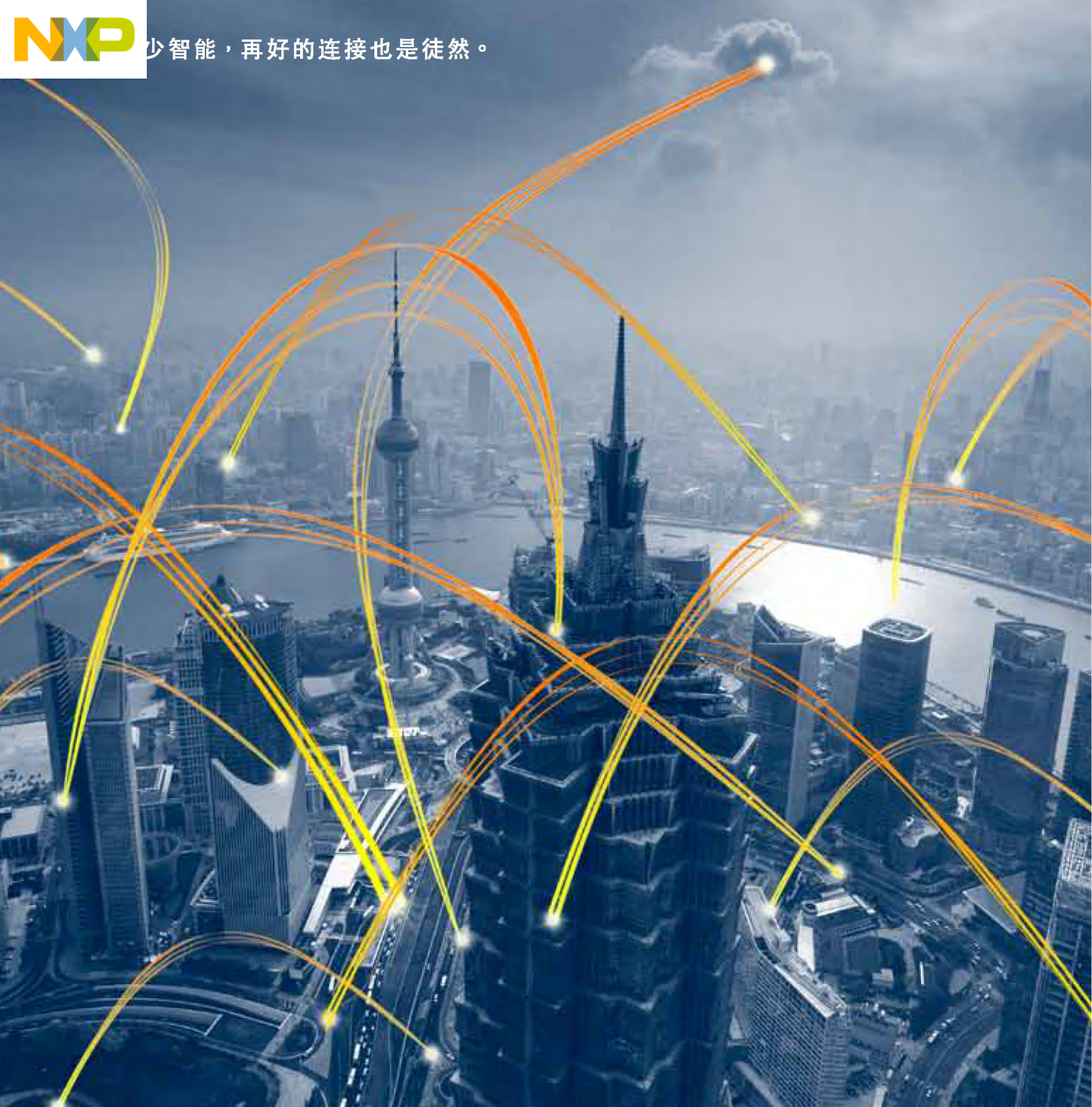
丰富的
实时应用

Vybrid 控制器
解决方案简介





少智能，再好的连接也是徒然。



让物联网走向智能化

行驶的汽车与高速公路保持通信以防止意外发生和避开交通堵塞。家中的控制中心与智能电网对接以减少能源消耗。为医疗设备实施远程监控。几十亿个终端相互连接使我们的世界更加智能、环保和安全。这正是飞思卡尔的智能互联。为您**成就**一切。请访问freescale.com/intelligence。

Vybrid系列概述

- 4 Vybrid控制器解决方案
- 8 Vybrid VF3xx系列
- 10 Vybrid VF5xx系列
- 12 Vybrid VF6xx系列

技术亮点

- 15 核心技术
- 18 多核通信
- 20 多媒体子系统
- 23 安全子系统
- 25 电源管理
- 27 以太网子系统
- 29 USB子系统
- 31 存储器子系统
- 35 通用异步收发器

软件和开发工具

- 38 飞思卡尔虚拟硬件平台
- 40 飞思卡尔MQX™软件解决方案
- 44 飞思卡尔塔式系统
- 46 Swell PEG产品线
- 47 Timesys LinuxLink
- 48 ARM® Development Studio 5 (DS-5)
- 50 IAR Embedded Workbench
- 52 Atollic
- 53 Multilink和Cyclone
- 54 SEGGER: J-Link和Flasher
- 55 SEGGER: RTOS、GUI和中间件
- 56 Lauterbach

目录



Vybrid 产品系列

Vybrid 控制器解决方案

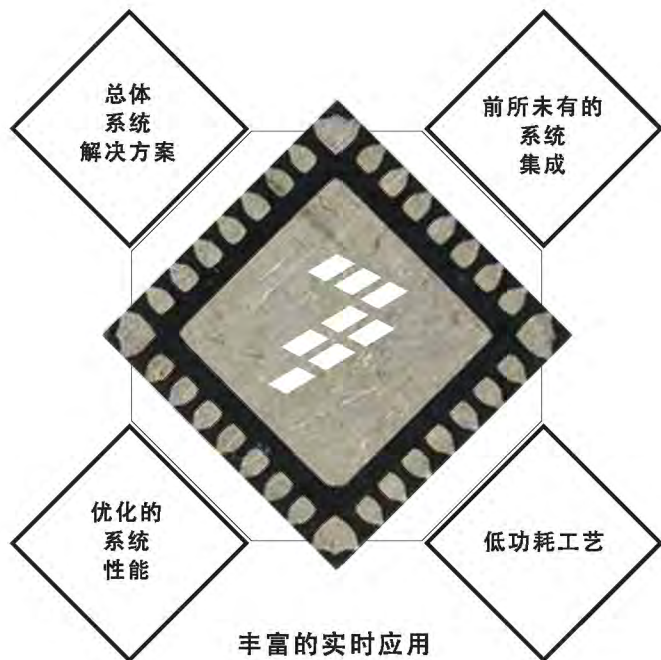
一个多核平台解决方案

日益复杂的嵌入式系统要求有更多更精巧的人机接口(HMI)并拥有安全可靠而且可预测的多种连接方式,同时提供丰富的HMI和实时控制。这意味着要把两种非常不同的系统模式结合在一起。例如,HMI计算侧重于高效地处理像素并显示在屏幕上,同时要保证关键的需要对任务有高度可预测的响应时间。

针对这种分散式需求的传统系统级解决方案会在电路板上结合不同的芯片,例如应用MPU和实时MCU。它还需要开发软件和协议,以便支持在实时控制和丰富HMI之间进行即时通信。应用开发人员面临在单一系统中无缝集成这些不同技术的巨大挑战。

我们的Vybrid产品组合带给市场独特、低功耗系统解决方案,为客户提供方法将需要丰富人机接口(HMI)与实时决定性的连接功能应用结合。Vybrid产品系列让客户创建的系统可以在相同器件上同时运行如Linux®的高级操作系统和MQX等实时操作系统。除此以外,它还具有与丰富域和实时域之间的通信API以及简化此类系统调试的工具链,极大地加快了客户的获利时间。

Vybrid 产品系列的主要属性



Vybrid产品组合中的系列产品包括入门级产品和高度集成的双核解决方案,前者面向希望从Kinetis MCU升级至具有大容量片上SRAM的客户,后者针对工业控制市场。

扩展性和兼容性 横跨多个内核

Vybrid器件具有双核架构,该架构结合了ARM Cortex-A5应用处理器和具

有实时控制功能的ARM Cortex-M4。Vybrid产品系列的设计旨在与提供ARM Cortex-M4内核的Kinetis MCU和提供ARM Cortex-A9内核的i.MX 6系列兼容,而针对需要在同一个芯片上获得关键安全性、连接性和丰富HMI的市场,还提供了可满足其需求的可扩展器件。

Vybrid系列详情

Vybrid系列

	DDR	摄像头接口	视频ADC	带PHY的USB主机	带PHY的USB OTG	段码式LCD	TFT LCD (带触摸屏)	以太网控制器	L2交换器	安全性 (IAB, Tamper, Det.)	外部总线
VF6xx系列 [异构双核] ARM Cortex-A5, 最高达500 MHz ARM Cortex-M4, 最高达167 MHz 364引脚MAPBGA	●	●	●	●	●	○	2	2	●	●	●
VF5xx系列 ARM Cortex-A5, 最高达500 MHz 364引脚MAPBGA	●	●	○	●	●	○	●	2	●	●	●
VF3xx系列 ARM Cortex-A5, 最高达266 MHz 176引脚LQFP	○	●	○	○	●	●	●	2	●	●	●

通用平台，模拟和数字

CRC和TZ地址空间控制器	12位ADC
I ² C	12位DAC
可编程延时模块	安全JTAG
闪存控制器	安全保险丝
UARTs	定时器
低电压、低功耗多运行模式，时钟门控 (1.73V-3.6V)	安全RAM
	eSDHC
	DMA
ESAI	SRAM

工具

IDE工具包
OS软件包和多核通信API
应用软件工业协议，外设驱动
第三方生态系统支持

结合了ARM Cortex-A5内核和ARM Cortex-M4内核的Vybrid架构的一个主要优势是，可根据其特性对任务进行分区。对于需要可预测中断管理的任务，例如，对于实时应用的典型需求，Vybrid平台具有带嵌套矢量中断控制器(NVIC)的ARM Cortex-M4内核，同时允许图形应用和连接任务在ARM Cortex-A5应用处理器上运行。

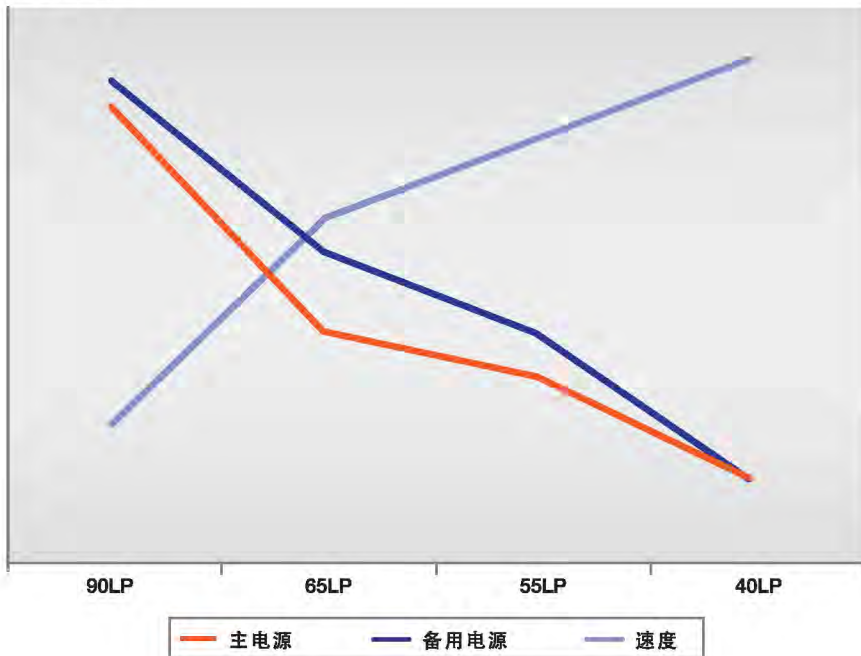
软件可以进行分段，因此需要可预测延迟的任务可以运行在ARM Cortex-M4内核中，而计算密集进程则运行在ARM Cortex-A5内核中。

完整的系统解决方案

Vybrid器件采用完整系统方法。一个参考Linux BSP、全功能MQX RTOS、参考MQX BSP和处理器至处理器通信API为低功耗芯片提供了补充，使客户可以在ARM Cortex-A5(例如，运行Linux)和ARM Cortex-M4(例如，运行MQX)之间对代码进行分区，以便实施可满足其应用需求的最低功耗解决方案。此外，客户可以获得业界领先的IDE工具链，例如ARM DS-5™和IAR。可选择不同的连接方法、或电机控制、或LCD、或安全协议栈以及驱动。Vybrid器件由飞思卡尔的塔式系统支持，提供的灵活性使客户能够根据市场需求轻松扩展和扩大设计规模。塔式系统允许在开发平台中快速完成原型开发，使硬件得以最大限度地被重复使用并加快面市时间。

工艺技术节点比较

技术节点



低功耗工艺

Vybird平台的一个关键基础就是低功耗工艺技术。该产品系列中的器件采用40nm低功耗工艺构建。40 nm低功耗工艺的静电泄漏比65 nm低功耗工艺的静电泄漏比90 nm低三倍。这使指定功率值可包容更多集成电路，因此对于相同器件消耗的功率会更少。

前所未有的系统集成

Vybird平台具有同类解决方案前所未有的系统集成度。主要体现在其极其复杂的以ARM Cortex-A5核和ARM Cortex-M4核组成的内核。

ARM Cortex-A5内核

ARM Cortex-A5处理器是具有L1和L2缓存子系统的高性能、低功耗内核，可提供完整的虚拟内存功能、双精度浮点单元(FPU)和NEON媒体处理引擎。其目的是升级ARM9®和ARM11®内核，并且在架构方面与Cortex-A9兼容。ARM Cortex-A5还具有用于创建安全应用的TrustZone®技术。

ARM Cortex-M4内核

ARM Cortex-M4内核保留了具有NVIC(不可屏蔽矢量中断控制器)的ARM Cortex™-M3内核的所有优势，而NVIC提供了实时应用所需的确定性中断处理功能。ARM Cortex-M4以DSP和SIMD指令扩展的形式添加了数字信号处理功能，还有一个单周期MAC单元和单精度FPU。另外，飞思卡尔还添加了

直接内存存取(DMA)控制器、交叉开关、L1片上缓存内存和紧密耦合内存(TCM)，实现处理器性能和总线带宽最大化。

通信接口

Vybird器件具有许多连接外设，包括双USB 2.0(低速、全速和高速)器件/主机/具有集成PHY的OTG，具有L2以太网交换器的双10/100以太网，提供面向实时工业控制的IEEE®1588硬件时间戳和降级的独立媒体接口(RMII)。多个串行接口包括支持ISO7816 SIM/智能卡的UART、SPI和I²C，而双CAN模块可支持工业网络桥接。

支持外设和内存

除了具有高达1.5MB的片上SRAM用于加快代码和数据执行以外，Vybird器件还可以与多种外设和存储器连接，实现系统扩展和数据存储。具有就地执行(XiP)支持的双四线SPI接口与最新的闪存接口，以便提供高达160MB/s的吞吐量。当不需要大容量DDR存储器时，这可以实现一个非常强大的单芯片解决方案。一个安全数字主机控制器支持SD、SDIO、MMC或CE-ATA卡，用于应用在线软件升级、媒体文件或添加Wi-Fi®支持。FlexBus外部总线接口是用来连接外部SRAM、EEPROM等其他外设。支持ECC的NAND闪存和DRAM控制器，允许连接面向关键应用的多种存储器类型。电池供电的RAM对于存储鉴权密钥的安全系统非常关键；Vybird器件提供16 KB的安全RAM。该平台还提供用于高可靠启动(HAB)的96 KB ROM。

多媒体选项

Vybrid平台提供多种多媒体选项，使客户可以运行非常多具有实时控制的应用。

音频

支持三种不同类型的音频接口：面向全双工音频传输的同步音频接口(SAI)；也支持全双工并添加了与SPDIF收发器之间的接口支持的增强型串行音频接口(ESAI)；以及面向数字音频支持的索尼/飞利浦数字接口(SPDIF)。

显示控制器

两个独立显示控制器单元(DCU)与TFT LCD显示器对接。DCU可以驱动LCD显示器至XGA(1024 x 768)分辨率。其中还包括一个分段式LCD控制器。

视频接口单元(VIU)

对于图像和视觉捕捉，一个VIU提供了一个面向数字视频的24位并行接口。另外，一个可选的视频ADC会将复合视频转换为数字格式。

可靠性和安全性

Vybrid器件拥有多种数据完整性和安全硬件特性，用以保护存储器、通信和系统数据安全。循环冗余校验模块还提供验证存储器内容和通信数据，同时内存保护单元提供数据保护并提高软件可靠性。对于具有失效保护功能的应用，一个独立的时钟看门狗提供了针对失控代码的保护。当涉及到安全性时，硬件加密单元支持多种加密和哈希算法，用于程序验证、身份验证和保护数据传输与存储安全。系统安全模块包括一个独特的芯片标识、安全密钥存储和硬件防篡改检测系统。防篡改检测系统集成成了电压、频率、温度传感器和检测外部物理攻击的感测功能。

优化的系统性能

Vybrid器件适用于需要具有更高集成度的通信与连接功能的接口、以及HMI和UI加速功能的现代工业应用。客户利用所提供的用于高级操作系统(例如Linux)的电路板支持软件包(BSP)，以及包括针对芯片架构而调整的库和媒体框架的实时操作系统(例如MQX)，可以轻松充分利用所有集成Vybrid特性创建与众不同的产品。针对芯片架构而调整的高效芯片设计、低漏电工艺技术和软件的结合实现了低功耗，避免了对风扇或散热片的需求，并帮助降低总体系统BOM成本。例如，因为平台架构可以在应用处理器和确定性MCU之间的划分任务，而ARM Cortex-M4内核有助于提高工业电机控制应用的效率，从而可以减少碳排放。

Vybrid VF3xx 系列

ARM Cortex-A5、1.5 MB SRAM、显示器、安全性、带L2交换功能的双以太网

Vy3xx系列是Vybrid产品系列的入门级产品，以ARM™ Cortex®-A5为内核。它为具有高达1.5 MB片上SRAM的应用处理器提供高效解决方案，并具备丰富的通信、连接功能和人机接口(HMI)。

目标应用

- 工业自动化
 - 只需简单2D图形(HMI)的应用
- 工业扫描仪和打印机
- 大型或高质小家电
- 便携式患者监护仪
- 简易自动售货机

混合信号功能

- 具备两个可配置分辨率的12位ADC。单端或差分输出模式运行可改善噪声抑制。采用可编程延时模块触发可实现的500 ns的转换时间
- 两个12位DAC，可为音频应用或传感器操作生成模拟波形

存储器

- 双四线SPI支持一个双数据速率接口，增强型数据读取缓冲方案，就地执行，并支持双晶片闪存
- 具有可选高可靠启动的启动ROM，适用于安全启动功能
- 高达1.5 MB片上SRAM，具有支持512 KB的ECC

Vybrid VF3xx系列

调试和追踪	系统	内核	模拟
JTAG	AMBA NIC	ARM® Cortex™-A5 最高达266 MHz	12位 ADC x2
追踪	内部和外部看门狗	DP-FPU	12位 DAC x2
定时器	中断路由器	NEON	PLL
Flex定时器 (8-ch.)	DMA 最高达64-ch.	L1 I/D-缓存	时钟
Flex定时器 (2-ch.)	电源管理调节器	追踪/调试	时钟监视器
Flex定时器 (2-ch.)	存储器保护单元	GIC	内部参考时钟
IEEE® 1588 定时器			低/高频率振荡器
周期性中断定时器			
低功耗定时器			
存储器	显示	安全(可选)	通信
启动ROM	TFT LCD	加密模块	UART x4
1.5 MB SRAM	分段式LCD	防篡改检测	CAN x2
存储器接口	视频	安全RTC	DSPi x3
NAND 闪存控制器	数字摄像头接口	安全RTIC	I²C x2
四线SPI x 2	音频	安全RAM	IEEE 1588 10/100以太网 x2
外部总线接口	ASRC	安全保险丝	L2 交换器
	SAI x3	安全WDOG	USB OTG + PHY LS/FS/HS
	ESAI	安全JTAG	SDHC x1
			125 GPIO(带中断)

性能

- ARM Cortex-A5内核以266 MHz来运行，具有双精度浮点，面向加速媒体和信号处理的NEON媒体处理引擎，以及TrustZone安全扩展。32 KB指令和数据L1缓存和512 KB L2缓存，用于优化总线带宽和片上SRAM执行性能
- 最高达64通道DMA外设和存储器，以更低的CPU负载和更快的系统吞吐率提供服务
- 交叉开关支持并发多主机总线访问，提高总线带宽

定时和控制

- 三个flex定时器，共有12个通道。针对电机控制的硬件死区插入和正交解码
- 为RTOS任务调度器或触发器源提供时间基础的四线通道32位周期中断定时器，用于ADC转换和可编程延时模块

HMI

- 支持WQVGA分辨率的TFT LCD显示器
- 288分段式LCD控制器

多媒体

- 具有并行摄像头支持的视频接口单元，适用于8位和10位ITU656视频，最高可支持24位数字RGB
- 实施具有帧同步的全双工串行接口的三个同步音频接口，例如I²S、AC97和CODEC/DSP接口
- 可选的增强型串行音频接口，提供用于通信的全双工串行端口，支持多种串行器件，包括符合行业标准的编解码器、SPDIF收发器和其他处理器
- 异步采样率转换器，用于在32、44.1、48和96 kHz之间进行速率转换

连接功能和通讯

- 具有集成高速PHY的USB 2.0 OTG控制器
- 10/100以太网控制器
- L2以太网交换器
- 可支持IrDA的四个UART，包括支持ISO7816智能卡的两个UART。多种数据尺寸、格式和发送/接收设置，支持多种工业通信协议
- 用于工业网络桥接的两个CAN模块
- 三个DSPI和两个I²S接口

可靠性和安全性

- TrustZone地址空间控制器为交叉开关上的所有主机提供存储器保护，提高软件可靠性
- 循环冗余校验引擎验证存储器内容和通信数据，提高系统可靠性
- 独立时钟COP可防止出现时钟失准或代码失控，用于面向家用电器的IEC 60730安全标准等失效保护应用
- 如果出现看门狗事件，外部看门狗监视器将驱动输出引脚使外部器件处于安全状态

可选的安全应用支持

- 加密加速和保证模块
 - 支持特定加密算法例如AES、DES、3 DES和ArcFour Symmetric密钥博客密码等的加速和卸载
- 随机数生成
 - 符合NIST规范的SP800-90
 - 结合了真随机数生成器和伪随机数生成器
- 实时完整性检查器
 - 定期检查系统存储器是否有非法修改
- 安全的非易失性存储
 - 安全的无翻转实时计数器
 - 无翻转单调计数器
 - 可归零的256位密钥
- 防篡改检测
 - 最多支持六个外部防篡改检测输入

外设支持

- 安全数字主机控制器支持SD、SDIO、MMC或CE-ATA卡，用于应用在线软件升级、媒体文件或添加Wi-Fi®支持
- NAND闪存控制器最多支持32位目前和未来的ECC NAND类型。ECC管理在硬件中处理，最大限度减少软件开销
- FlexBus外部总线接口为存储器和图形显示器等外设提供无缝接口选项。最多支持四个芯片选择

工具和软件

- 飞思卡尔塔式系统硬件开发环境，带免费MQX和TimeSys Linux® BSP
- 集成开发环境
 - Green Hills MULTI IDE
 - ARM Development Studio 5 (DS-5)
 - Atollic TrueSTUDIO
 - IAR 嵌入式工作台
- 全ARM生态系统
- 实时运行软件和实时操作系统
 - 电机控制库
 - Green Hills INTEGRITY
- U-boot

Vybrid VF5xx 系列

ARM Cortex-A5、DDR、1.5 MB SRAM、显示器，安全性，带L2交换器的双以太网

VF5xx系列提供速度最高可达500 MHz的Cortex™-A5内核，具有512KB L2缓存、带集成PHY的双USB 2.0 OTG控制器、带L2交换器的双10/100以太网控制器、高达1.5 MB片上SRAM、以及一个很多通信、连接性和人机界面(HMI)套件。VF6xx系列与VF6xx系列具有引脚和软件兼容性。

目标应用

- 工业自动化
 - 只需简单2D图形的(HMI)应用
- 工业扫描仪和打印机
- 带HMI的工业车辆控制
- 大型或高质小家电
- 计量
 - 数据集中器
- 便携式患者监护仪
- 简易自动售货机

混合信号功能

- 具有两个可配置分辨率的12位ADC。改善噪声抑制的单端或差分输出模式运行。通过可编程延时模触发可实现500 ns转换时间
- 两个12位DAC，可为音频应用或传感器操作生成模拟波形输出

存储器

- 支持两个数据速率接口的双四线SPI，增强型数据读取缓冲架构，就地执行，并支持双晶片闪存

Vybrid VF5xx系列

调试和追踪	系统	内核	模拟
JTAG	AMBA NIC	ARM® Cortex™-A5 最高达500 MHz	12位 ADC x 2
追踪	内部和外部看门狗	DP-FPU	12位 DAC x 2
定时器	中断路由器	NEON	PLL
Flex定时器 (8-ch.)	DMA 最高达64-ch.	L1 I/D-缓存	时钟
Flex定时器 (2-ch.)	电源管理调节器	L2 缓存(可选)	时钟监视器
Flex定时器 (2-ch.) Flex定时器 (8-ch.)	存储器保护单元	追踪/调试	内部参考时钟
IEEE® 1588定时器		GIC	低/高频率振荡器
周期性中断定时器			
低功耗定时器			
存储器	显示	安全(可选)	通信
启动ROM	TFT LCD x 2	加密模块	UART x 6
高达1.5MB SRAM	视频	防篡改检测到	CAN x 2
存储接口	视频接口，带摄像头	安全RTC	DSPI x 4
DDR控制器	音频	安全RTIC	I²C x 4
NAND闪存控制器	ASRC	安全RAM	IEEE 1588 10/100以太网 x2
四线SPI x 2	SAI x4	安全保险丝	L2交换器
外部总线接口	ESAI	安全WDOG	2x USB OTG + PHY
	SPDIF	安全JTAG	安全数字I/O x2
			高达135 GPIO(带中断)

- 具有可选高保障启动的启动ROM，适用于安全启动功能
- 高达1.5 MB片上SRAM，具有支持512 KB的ECC
- 支持PHY和ECC的16位DDR控制器，支持DDR3/LPDDR2 800 MHz数据速率

性能

- ARM Cortex-A5内核的频率最高可达500 MHz，具有双精度浮点，面向加速媒体和信号处理的NEON媒体处理引擎，以及TrustZone安全扩展。32 KB指令和数据L1缓存和512 KB L2缓存，用于优化总线带宽和片上SRAM执行性能

- 最高达64通道DMA外设和存储器，以更低的CPU负载和更快的系统吞吐率提供服务
- 交叉开关支持并发多主机总线访问，提高总线带宽

定时和控制

- 四个flex定时器，共有20通道。用于电机控制的硬件死区插入和正交解码
- 四通道32位周期中断定时器为RTOS任务调度器或触发器源提供时间库，用于ADC转换和可编程程延时模

HMI

- 支持XGA分辨率的TFT LCD显示器

多媒体

- 具有并行摄像头支持的视频接口单元，适用于8位和10位ITU656视频，最高可支持24位数字RGB
- 实施具有帧同步的全双工串行接口的最多四个同步音频接口，例如I²S、AC97和CODEC/DSP接口
- 可选的增强型串行音频接口，提供用于串行通信的全双工串行端口，支持多种串行器件，包括符合行业标准的编解码器、SPDIF收发器和其他处理器
- 索尼和飞利浦数字接口使用IEC60958标准消费电子格式接收和传输数字音频
- 异步采样率转换器，用于在32、44.1、48和96 kHz之间进行速率转换

连接功能和通讯

- 具有集成PHY的双USB 2.0 OTG控制器
- 双10/100以太网控制器
- L2以太网交换器
- 具有可支持IrDA的六个UART，包括支持ISO7816智能卡的两个UART。多种数据尺寸、格式和发送/接收设置，支持多种工业通信协议
- 面向工业网络桥接的两个CAN模块
- 四个DSPI和四个I²C接口

可靠性和安全性

- TrustZone地址空间控制器为交叉开关上的所有主机提供存储器保护，提高软件可靠性
- 循环冗余校验引擎验证存储器内容和通信数据，提高系统可靠性
- 如果出现看门狗事件，外部看门狗监视器将驱动输出引脚使外部器件处于安全状态

可选的安全应用支持

- 加密加速和保证模块
 - 支持特定加密算法例如AES、DES、3 DES和ArcFour Symmetric密钥博客密码等的加速和卸载
- 随机数生成
 - 符合NIST规范的SP800-90
 - 结合了真随机数生成器和伪随机数生成器
- 实时完整性检查器
 - 定期检查系统存储器是否有非法修改
- 安全的非易失性存储
 - 安全的无翻转实时计数器
 - 无翻转单调计数器
 - 可归零的256位密钥
- 防篡改检测
 - 最多支持10个外部被动防篡改检测引脚或五组主动外部防篡改检测引脚对

外设支持

- 安全数字主机控制器支持SD、SDIO、MMC或CE-ATA卡，用于应用在线软件升级、媒体文件或添加Wi-Fi®支持
- NAND闪存控制器最多支持32位目前和未来的ECC NAND类型。ECC管理在硬件中处理，最大限度减少软件开销
- FlexBus外部总线接口为存储器和图形显示器等外设提供无缝接口选项。最多支持四个芯片选择

工具和软件

- 飞思卡尔塔式系统硬件开发环境，带免费MQX和TimeSys Linux® BSP
- 集成开发环境
 - Green Hills MULTI IDE
 - ARM Development Studio 5 (DS-5)
 - Atollic TrueSTUDIO
 - IAR 嵌入式工作台
- 实时运行软件和实时操作系统
 - 电机控制库
 - Green Hills INTEGRITY
- 全ARM生态系统
- U-boot

Vybrid VF6xx 系列

ARM Cortex-A5+ Cortex-M4、DDR、1.5 MB SRAM、显示器、安全性、带L2交换器的双以太网

Vy6xx是结合了ARM® Cortex™-A5和Cortex™-M4内核的异构双核系列。它包括带集成PHY的双USB 2.0 OTG控制器、带L2交换器的双10/100以太网控制器、高达1.5 MB片上SRAM、以及多种通信、连接功能和人机接口(HMI)。

目标应用

- 电机驱动
- 工业泵和风机
- 电源逆变器
- 移动患者护理
 - 输液泵和呼吸器
- 能源电网保护
 - 断路器、监视器和集线器
- 基础设施控制
 - 水处理和天然气管道
- 楼宇控制
 - 电梯和自动门
- 带2D显示器的售货亭
- 服务机器人

混合信号功能

- 具有两个可配置分辨率的12位ADC。改善噪声抑制的单端或差分输出模式运行。通过可编程延时模触发可实现500 ns转换时间
- 两个12位DAC，可为音频应用或传感器操作生成模拟波形输出

存储器

- 支持两个数据速率接口的双四线SPI，增强型数据读取缓冲架构，就地执行，并支持双晶片闪存

Vybrid VF6xx系列



- 具有可选高保障启动的启动ROM，适用于安全启动功能
- 高达1.5 MB片上SRAM，具有支持512 KB的ECC
- 支持PHY和ECC的16位DDR控制器，支持DDR3/LPDDR2 800 MHz数据速率

性能

- ARM Cortex-A5内核的频率最高可达500 MHz，具有32 KB指令和数据L1缓存和512 KB L2缓存双精度浮点，面向加速媒体和信号处理的NEON媒体处理引擎，以及TrustZone安全扩展
- ARM Cortex-M4内核最高可以在167 MHz运行，具有16 KB指令/数据L1缓存加64 KB紧密耦合存

储器，支持单周期32位MAC的DSP，单指令或数据扩展，以及单精度浮点单元

- 最高64通道DMA外设和存储器，以更低的CPU负载和更快的系统吞吐率提供服务
- 交叉开关支持并发多主机总线访问，提高总线带宽

定时和控制

- 四个flex定时器，共有20通道。用于电机控制的硬件死区插入和正交解码
- 四通道32位周期中断定时器为RTOS任务调度器或触发器源提供时间库，用于ADC转换和可编程延时模

HMI

- 支持XGA分辨率的TFT LCD显示器

多媒体

- 具有并行摄像头支持的数字和模拟视频接口单元，适用于8位和10位ITU656视频，最高可支持24位数字RGB
- 实施具有帧同步的全双工串行接口的最多四个同步音频接口，例如I²S、AC97和CODEC/DSP接口
- 可选的增强型串行音频接口，提供用于串行通信的全双工串行端口，支持多种串行器件，包括符合行业标准的编解码器、SPDIF收发器和其他处理器
- 索尼和飞利浦数字接口使用IEC60958标准消费电子格式接收和传输数字音频
- 异步采样率转换器，用于在32、44.1、48和96 kHz之间进行速率转换

连接功能和通讯

- 具有集成PHY的双USB 2.0 OTG控制器
- 双10/100以太网控制器
- L2以太网交换器
- 具有可支持IrDA的最多六个UART，包括支持ISO7816智能卡的两个UART。多种数据尺寸、格式和发送/接收设置，支持多种工业通信协议
- 面向工业网络桥接的两个CAN模块
- 四个DSPI和四个I²C接口

可靠性和安全性

- TrustZone地址空间控制器为交叉开关上的所有主机提供存储器保护，提高软件可靠性
- 循环冗余校验引擎验证存储器内容和通信数据，提高系统可靠性
- 独立时钟COP可防止出现时钟失准或代码失控，用于面向家用电器的IEC 60730安全标准等失效保护应用
- 如果出现看门狗事件，外部看门狗监视器将驱动输出引脚使外部器件处于安全状态

可选的安全应用支持

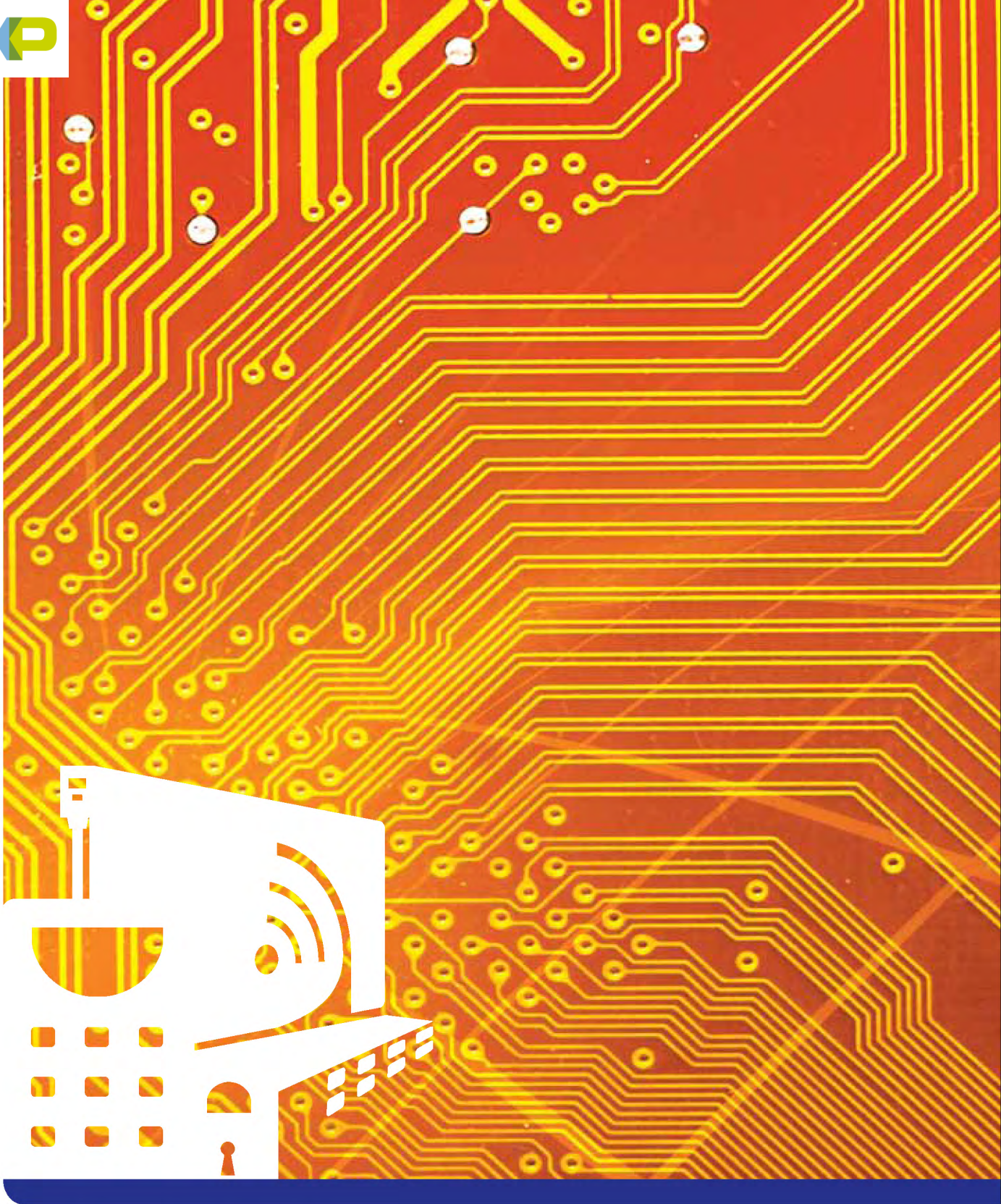
- 加密加速和保证模块
 - 支持特定加密算法例如AES、DES、3 DES和ArcFour Symmetric密钥博客密码等的加速和卸载
- 随机数生成
 - 符合NIST规范的SP800-90
 - 结合了真随机数生成器和伪随机数生成器
- 实时完整性检查器
 - 定期检查系统存储器是否有非法修改
- 安全的非易失性存储
 - 安全的无翻转实时计数器
 - 无翻转单调计数器
 - 可归零的256位密钥
- 防篡改检测
 - 最多支持10个外部被动防篡改检测引脚或五组主动外部防篡改检测引脚对

外设支持

- 安全数字主机控制器支持SD、SDIO、MMC或CE-ATA卡，用于应用在线软件升级、媒体文件或添加Wi-Fi®支持
- NAND闪存控制器最多支持32位目前和未来的ECC NAND类型。ECC管理在硬件中处理，最大限度减少软件开销
- FlexBus外部总线接口为存储器和图形显示器等外设提供无缝接口选项。最多支持四个芯片选择

工具和软件

- 飞思卡尔塔式系统硬件开发环境，带免费MQX和TimeSys Linux® BSP
- 集成开发环境
 - Green Hills MULTI IDE
 - ARM Development Studio 5 (DS-5)
 - Atollic TrueSTUDIO
 - IAR 嵌入式工作台
- 实时运行软件和实时操作系统
 - 电机控制库
 - Green Hills u-velOSity
 - Green Hills INTEGRITY
- 全ARM生态系统
- U-boot



技术亮点

核心技术

ARM® Cortex™-A5 and ARM Cortex™-M4 处理器

在开发新一代40纳米集成32位系列产品时，飞思卡尔定义了一个双核架构，它结合了行业标准的ARM® Cortex™-A5应用处理器的最佳特性与ARM Cortex™-M4控制器注重实时功能的特点。的确，32位Vybrid系列为实时控制提供丰富的应用功能，因为每个内核都有独特的属性，这使它成为特定嵌入式应用领域的理想选择。Vybrid系列非常适合工业和

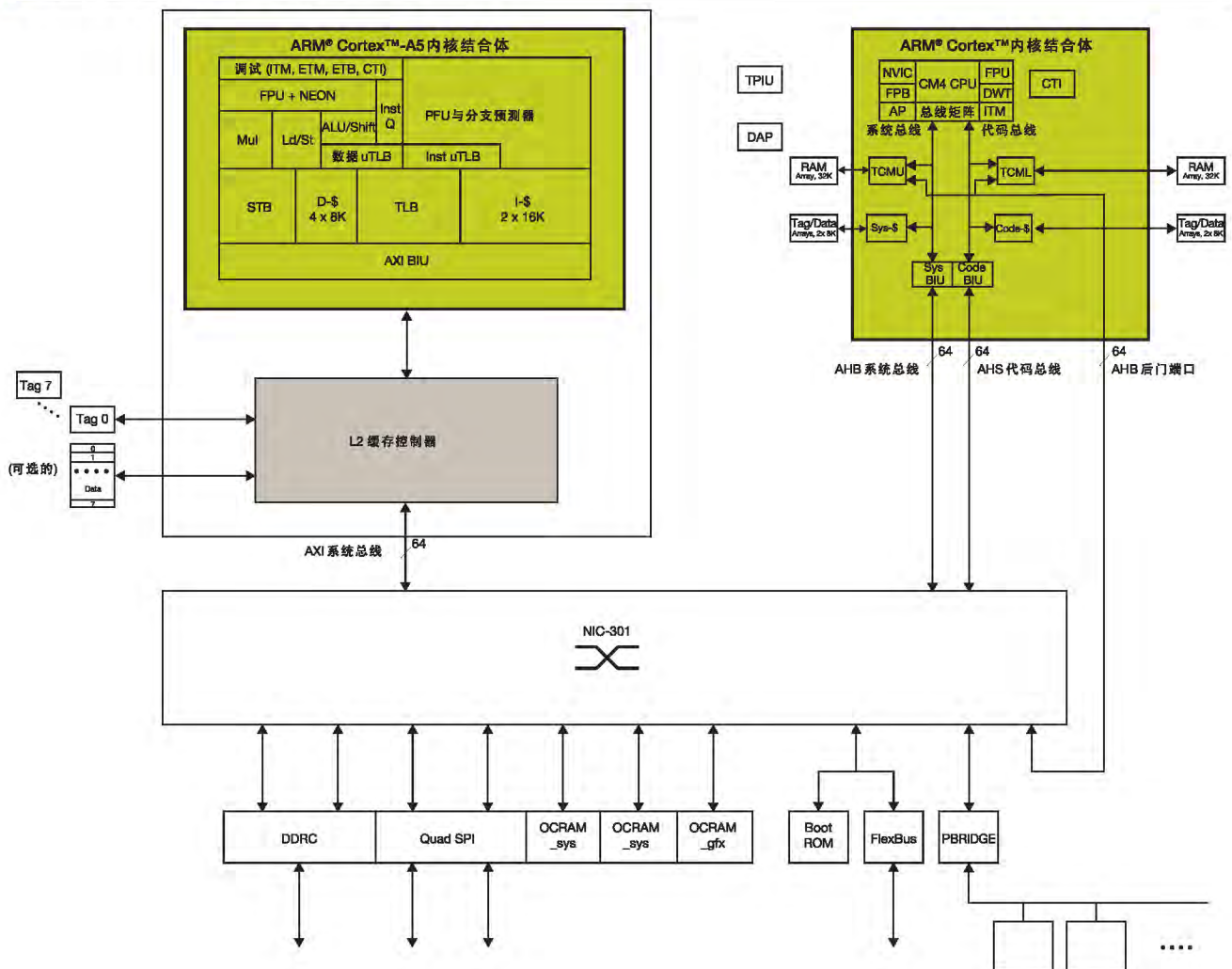
通用嵌入式应用。这个解决方案高度集成，降低了目标应用的系统成本。它包括大量的先进架构特性，因此可以支持MCU或MPU配置。

该处理器架构还可以配置为只使用ARM Cortex-A5或ARM Cortex-M4作为操作内核的单处理器。

对于只需要ARM Cortex系列中单核

应用处理器的市场来说，ARM Cortex-A5是最佳“价值”应用处理器（就MIPS/mW而言）。其他关键的器件组件包括一个大型片上RAM、显示控制器单元、外部闪存的四线SPI接口以及可用的RTOS。所有这些组件结合提供了一个低成本的系统BOM，因为不需要DRAM。

Vybrid处理器内核和从存储器结构图



多种市场、通用嵌入式领域中单核 ARM Cortex-M4/Cortex-A5 MPU 器件的目标应用包括资产追踪器件、2D 扫描器、PoS 终端、联网音频和数据获取。在工业领域，单核 ARM Cortex-A5 MPU 针对的是工业控制、加油站和楼宇控制应用。医疗应用包括病人监控和给药机制。

为这些细分市场开发双核结构的一个共同主题就是与高性能单(应用)处理器关联的固有问题，该处理器可以运行高水平的操作系统并需要良好的实时控制。Vybrid 设备针对不断增长的消费和工业嵌入式应用，这些应用需要更高的应用性能以及实时响应双核架构，Vybrid 架构结合 ARM Cortex-A5 应用处理器和 ARM Cortex-M4 进行实时控制。

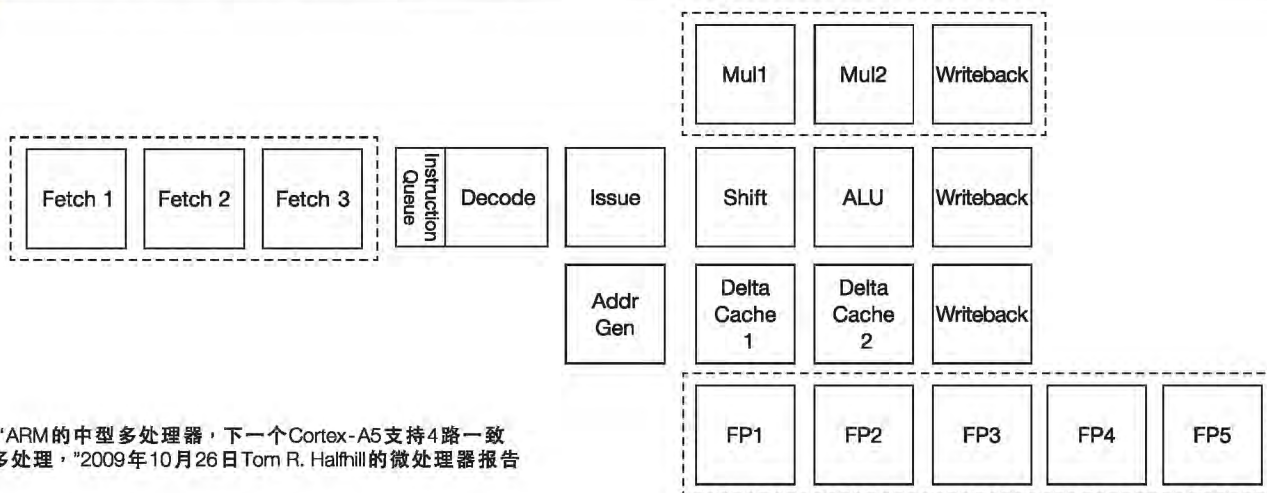
这种方法可以相当灵活地在双核硬件资源上划分软件架构，并提供选项来降低运行 IDD 电流消耗。此外，它还需系统设计师指定更高性能的单处理器设备，来“过度采样”实时事件，因而降低了系统成本和功耗。

“以处理器为中心”的高级 Vybrid 器件结构图如上图所示。基本的微架构包括与网络互连系统总线结构接口的双核结构，提供硬件互连矩阵并支持 64 位的第三代 ARM-AMBA 高级可扩展的界面分割交易协议。这之前是与整个片上内存连接、通过外设桥接的从外设以及针对外部接口的存储器控制器，包括多端口 DDR DRAM 控制器、双四线 SPI 以及适合单(非 DRAM)存储器和/或 ASIC 设备的无缝接口的 FlexBus 控制器。

Vybrid 内核架构汇总比较

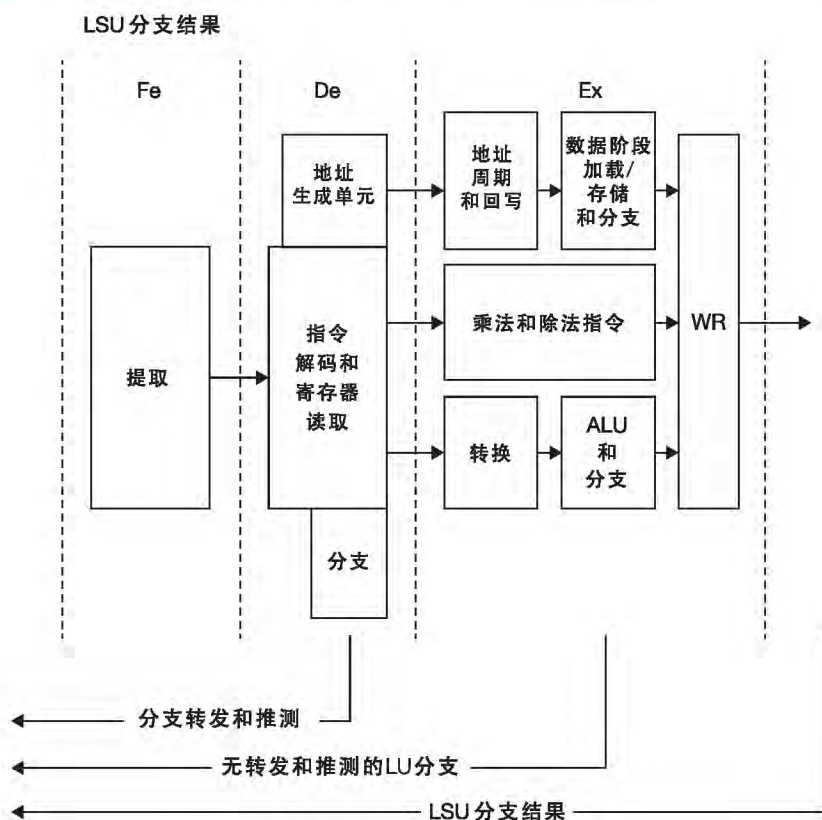
Vybrid 主要架构特性	ARM® Cortex™-A5	ARM Cortex™-M4
指令集架构	ARMv7-A™	ARMv7-METM, +-M4F (FPU)
架构宽度	32 位	32 位
与平台有关的操作频率	2, 3 个平台 MHz	1 个平台 MHz
整数性能	1.57 DMIPS 2.1 per MHz	1.25 DMIPS 2.1 per MHz
微架构 • 管道 • 指令问题 • 执行单元	8 阶段 有限的上标 (ALU + Br) VFPv3 (SP + DP FPU) NEON SIMD MMU, TrustZone	3 阶段 Single SPFPU v7-ME (DSP + SIMD)
L1 处理器, 本地存储 • 容量, 组织	I-缓存, D-缓存 I-缓存 = 32 KB, 2 向 SA D-缓存 = 32 KB, 4 向 SA 32 字节缓存线路大小 (4 拍, 64 位突发)	代码缓存, 系统缓存, TCM (下, 上) 代码缓存 = 16 KB, 2 向 SA 系统缓存 = 32 KB, 2 向 SA 32 字节缓存线路大小 (4 拍, 64 位突发) TCML(低) = 32 KB TCMU(高) = 32 KB 通过后门端口 从其他主设备中接入
L2 处理器存储 • 容量, 组织	可选的 L2 缓存 L2-缓存 = 512 KB, 8 向 SA 32 字节缓存线路大小 (4 拍, 64 位突发)	
系统总线接口	1 个 64 位 AMBA3 AXI	2 个 64 位 AMBA2 AHB-Lite
片上 RAM (OCRAM)	3 个 64 位 AXI 端口内存控制器+阵列, 总计 1.5MB • 2 个系统 RAM(_sys)控制器, 每个容量为 256 KB, 总计为 512 KB ◦ 可选地包括单位校正、双位检测 (SECDED) ECC • 1 个图形 RAM(_gfx)控制器, 总计 1MB ◦ 512Kb 可选地用作 L2 缓存数据阵列 ◦ 可编程的支持动态转换往返于 32 位 ARGB8888 的 16 位像素数据	
DDR DRAM 控制器	2 个 64 位 AXI 输入端口和 16 位外部 DDR 数据总线	
四线 SPI 存储器控制器	2 个四线 SPI 外部存储器控制器	
FlexBus 存储器控制器	到外部(非 DRAM)存储器和/或 ASIC 的无缝接口, 6 个芯片选择	

ARM® Cortex™-A5 处理器管道组织¹



¹“ARM的中型多处理器，下一个Cortex-A5支持4路一致多处理”，2009年10月26日Tom R. Halfhill的微处理器报告

ARM® Cortex™-M3和ARM Cortex™-M4管道



运行/停止/重置控制、通过ARM的TrustZone架构(带飞思卡尔安全扩展)的内存保护以及包含交叉触发功能的共用双核调试资源。

凭借大量的处理器内置内存(L1内核缓存、与备用总线主机接入的后门端口紧密耦合的ARM Cortex-M4内存，以及可选的ARM Cortex-A5 512 KB L2缓存)和与片上RAM和启动ROM关联的SoC资源，加上外部DDR DRAM、四线SPI(闪存)及FlexBus的控制器，Vybrid架构是一种高性能双核实施方案，实时为不断增长的嵌入式应用领域提供丰富的应用。

对于标准配置，Vybrid系统最好能够突出表现为一个异构、对称、基于缓存的双核MPU架构。两个ARM Cortex内核共用一个带有共用存储器的指令集架构，而且地址空间可

以有效地从任何一个内核接入。内存一致性全部通过软件进行管理。针对基本多核要求还提供硬件支持，包括支持处理器间通信的外设中断控制及定向CPU中断、信号、

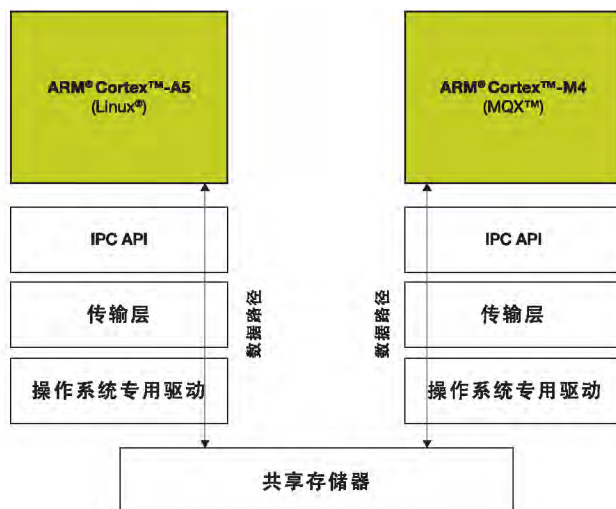
多核通信

异构内核之间通信的灵活API

多核架构为系统设计带来新的挑战，因为软件必须重写以便在可用的内核中分配任务。此外，所有外设资源需要恰当地分配，以避免资源争用并可高效地共享内核之间的数据空间。

具有异构内核的Vybrid多核解决方案预料客户会在ARM®Cortex™-A5上运行一个高级操作系统，如的Linux，以及在ARM Cortex-M4上运行RTOS，如飞思卡尔的MQX™。因为RTOS的实时性，它有一个基于优先级的占先式调度程序，该程序是其任务管理服务的核心。这些服务可能是在同一个处理器上运行各种任务之间的通信和同步的管理，包括消息、信号、互斥和事件标志。多核SoC还需要在不同处理内核上运行为各种任务之间的通信和同步提供可靠的机制。

多核通信架构



多核、多操作系统的架构提供共用存储器和基于消息的通信路径。

解决方案：多核通信

飞思卡尔针对具有不同操作系统的多核架构的解决方案是一个多核通信(MCC)协议，可以最大化地利用异构不对称多任务处理(AMP)SoC。它包括一个易于使用和可以轻松扩展以支持其他操作系统和功能的API。

MCC协议专为低延迟和低开销的操作而设计，针对CPU和内存资源有限的嵌入式环境进行了优化。为了实现这一目标，该协议只采用内存共享，而无需数据转化或消息报头。

应用通信采用主从式架构的方法进行。实现方法是，加入不同操作系统的每个应用创建一个到特定协议端口的连接，其中一个端点接收数据，而另一个则发送数据。此外，对于每个通道，每个端点都有它自己的关联端口，与BSD套接口类似。为简化设计，所有通信都是基于消息的，避免面向连接的或基于分组的数据流。消息可以在接收端进行排队，直到消息数达到可配置的限定值。

如上图所示，消息通过双向无连接通信通道在端点之间进行传递。

一个元组(节点、端口)只标识一个特定的端点。此外,带有专用内存空间的每个独立线程的执行可以作为一个节点来操作。这意味着MQX等单进程RTOS至多只有一个节点。相反,Linux®等多进程操作系统的每个进程可以包含一个节点。端口可以作为邮箱地址来操作,在此可以提交数据。每个节点可以使用多个端口,而同一个端口可以同时被多个节点使用。

作为用户空间库来使用时,该协议包括一个外部API和传输层。所支持的操作系统包括内核组件,允许该协议充分利用飞思卡尔硬件架构特性对共享内存的存取进行同步。

硬件架构

新的异构AMP SoC包括允许MCC最佳实现的多个硬件特性。

所有内核使用的共享内存区域有两个不同领域:一个是针对配置和簿记,另一个是针对数据缓冲。硬件信号用于围绕访问共享内存块的临界区代码的同步元。由于每个内核单独运行MCC库的事例,因此需要硬件信号同步。

当有新数据块可用于数据发送或有数据要接收时,CPU到CPU会发出中断信号。该机制实采用的是消息发送和消息接收API呼叫组块版本。

MCC优势

MCC解决方案利用共享内存作为数据传输机制。这个设计通过零拷贝最大程度降低通信延迟,因此数据通过引用传送,而不是物理上的拷贝。

这种低延迟可以提供大量应用优势的一个很好的例子就在网络处理中。网络处理,根据以太网和专用通信协议交付的高带宽网络流量,经常发生大量的数据传输。零拷贝的MCC可以大大减轻网络处理的负荷。在典型应用中,ARM Cortex-M4内核接收并处理复杂的网络数据,并将原数据反馈给ARM Cortex-A5内核以便应用使用。

可以充分利用Vybrid器件功能的其他用例包括:

- 分段实时应用代码。这涉及在ARM Cortex-M4内核上运行实时代码,以便单独操作在ARM Cortex-A5内核上运行的更高延迟代码。新的MCC可用来共享它们之间的数据
- 减轻CPU密集操作的负荷。音频软件平台可以试验在ARM Cortex-M4内核上执行音频流分析和解码,以改进UI的实时响应,而在ARM Cortex-A5上运行的其他应用
- 最大程度降低功耗。ARM Cortex-M4内核在CPU低利用/闲置过程中可以是系统的主导部件,而ARM Cortex-A5在高需求期间或针对特定CPU密集型任务时可以被激活。这个同步可以使用飞思卡尔的MCC来达成
- 针对医疗或安全原因而划分敏感代码

多媒体子系统

通过硬件加速启用丰富的应用

Vybrid多媒体子系统包括视频接口单元(VIU)、显示器控制单元、触摸屏控制器、段式LCD、以及音频子系统。

多媒体子系统有助于最大程度降低并可能完全取消内核对像素进行处理的需求，使得它们可以去管理系统级任务。

多媒体结构图



这部分将介绍多媒体子系统中更复杂的IP，并给出子系统像素处理的图示。

视频子系统

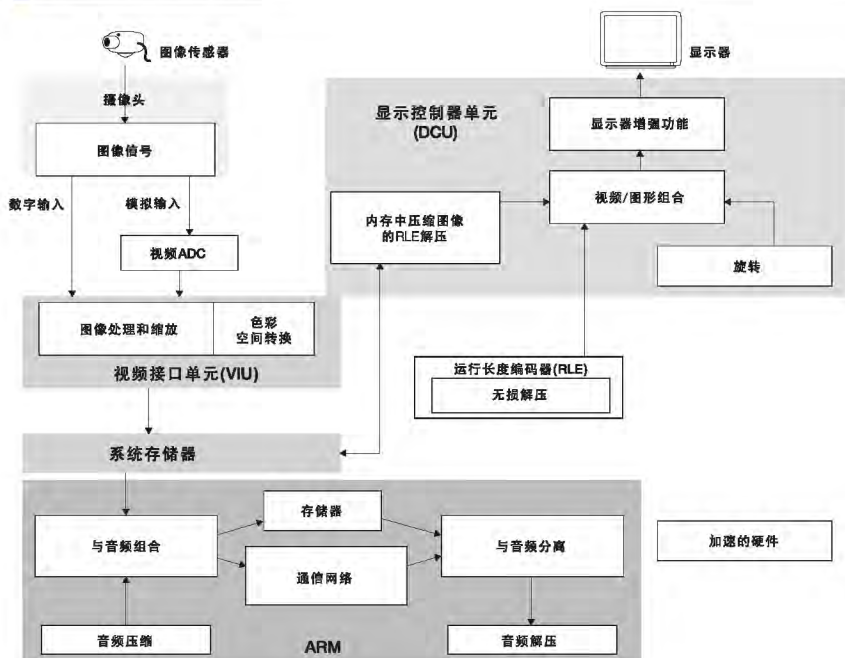
VIU为数字视频提供一个24位并行接口。VIU接受并行接口上符合ITU-R BT.565的视频、数字RGB和YUV444格式，对其进行解码并有选择地进行处理，如缩小、水平放大、亮度和对比度调节、YUV到RGB转换、逐行扫描和水平镜像。处理之后的视频流存储在系统内存中，进行后续后处理并由显示器控制单元来显示。

视频子系统支持数字和模拟输入。在数字视频情况下，接口直接连接作为RGB数据或兼容ITU-R BT-565的YUV数据流的VIU模块。对于合成视频，需要片上视频模拟解码器(视频ADC)，其中的输出将馈送VIU数字输入。支持合成视频的输入格式是PAL和NTSC，而多达4个输入通道可通过多路开关连至一个ADC。

特性

- 支持QVGA至XGA
- 输入选项：
 - 8/10位ITU656视频
 - 高达24位数字RGB
- 缩放：
 - 横向和纵向上带有不同缩放比例的高达1/8的视频缩小
 - 横向高达2倍的视频放大
- 亮度和对比度调整
- YUV到RGB888或RGB565的转换
- 逐行扫描功能

多媒体像素处理



显示器子系统

显示器控制单元

显示控制单元(DCU)是TFT LCD显示器的接口。它生成所有驱动显示器所必需的信号。层数据存储在片上或外部存储器中，并通过DCU的内部DMA通道获取。层数据使用层控制描述符进行描述，这些描述符构成了DCU寄存器组的一个部分。

特性

- 支持高达XGA(1024 x 768)的分辨率
- 为TFT显示器生成全部的RGB888数据和控制信号
- 具有实时 α 混合功能的直接块传输(blitting)引擎
- 每个像素的混合使用多达6个源层
- 总共64个图像层
- 每个颜色分量上8位分辨率的 γ 校正
- 瞬时抖动
- 窗口功能，允许以较低的CPU开销轻松裁剪和横向滚动

音频子系统

音频子系统是有IP的，从异步采样率转换到可以收发数字音频的立体声收发器，所有的事情选择都能提供。

同步音频接口

同步音频接口(SAI)用于传输音频数据。SAI支持具有帧同步信号的全双工串行接口，如I²S、AC97和CODEC/DSP接口。

特性

- 具有独立时钟位和帧同步信号，支持单数据线的发送器
- 具有独立时钟位和帧同步信号，支持单数据线的接收器
- 字的大小可从8位至32位编程
- 每个发送和接收数据线有异步64/32 x 32位FIFO缓存

增强型串行音频接口

增强型串行音频接口(ESAI)为各种串行器件的通信提供全双工串行端口，这些器件包括行业标准的编解码、SPDIF收发器和其他处理器。ESAI包括独立的发送器和接收器部分，每个部分带有它自己的时钟发生器。

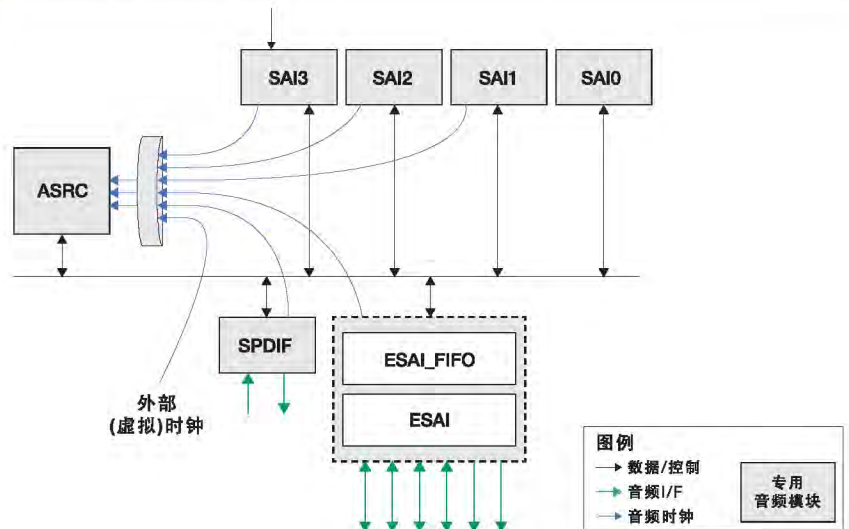
索尼/飞利浦数字接口

索尼/飞利浦数字接口模块是一个立体声收发器，允许处理器通过它使用IEC60958标准的消费电子格式接收并发送数字音频。

特性

- SPDIF接收器
 - 输入采样率测量
 - 支持下列采样率：32、44.1、48、64、88.2及96 kHz
 - CD文本支持
 - CS和U位恢复
- SPDIF发送器
 - 一个SPDIF输出，IEC 60958消费电子格式
 - CS位支持
- 低功耗模式
 - 当SPDIF不用时，可以关闭以节省电源

音频子系统结构图



异步采样率转换器

输入音频数据可能以不同的采样率从各种来源中接收。输出音频数据也有不同的采样率，而与其相关的输出时钟与输入时钟是异步的。异步采样率转换器(ASRC)将与输入时钟关联的信号的采样率转换为与不同输出时钟关联的信号的采样率。ASRC支持高达10个通道约-120 dB THD+N的并行采样率转换。

特性

- 支持高达10个通道，可以分为最多3个采样率转换组
- 每个通道与一个采样率对单独关联
- 专为32、44.1、48和96 kHz之间的速率转换而设计。可用的音频信号带宽低于24 kHz
- 也支持8-200 kHz范围中的其他采样率，但会降低音频性能
- 自动调节以减缓输入和输出采样率的变动
- ASRC具有关闭机制，当它不用时可以节省电源

安全子系统

保护您的应用在不安全世界中的安全

随着暴露敏感信息和非法使用版权内容的黑客事故数量不断增长，安全性成为个人和消费电子应用越来越重要的特性。帮助确保安全应用对Vybrid平台来说是最优先的。敏感信息和数字权限管理数据以受保护的方式进行存储和使用，从而确保电子商务和基于内容的高级用户服务。

安全结构图



安全子系统： 可信的平台

安全系统的基础包括硬件平台以及在该平台上执行的关键代码。该基础基于发起平台验证的片上，基于ROM启动的流程构建，包括下列任务：

- 检查关键硬件元素，有助于确保它们正常工作
- 验证控制系统整体运行的关键代码的真实性和完整性

通过执行位于片上ROM的已知启动代码，在复位后，启动进程即获得系统的控制权。验证了保存在外部存储器(如，NOR或NAND闪存)中的启动脚本的真实性之后，启动进程采用确定的加密技术来验证操作系统代码和外部存储器数据的真实性和完整性，执行此脚本。

使用电可编程的保险丝开启或关闭特定的系统功能，实现更多的灵活性。例如，可以配置生产版本、开启安全功能的器件，使得JTAG调试端口完全关闭。对于早期的样机，

安全系统可选择部分关闭，允许访问器件内以其他方式不可访问的区域。这两种极端情况下的完全灵活性是可以实现的。

有安全意识的软件对需要安全性的产品必需的。明文格式的敏感数据绝不能出现在外部数据总线上，即使在芯片内部，它也应当被限制在尽量少的数据通道上。

高可靠性启动

系统启动ROM中的高可靠性启动(HAB)特性保证平台不会在启动过程中执行非法软件(恶意软件)。在升级或重新调度期间，或当从USB/UART连接及可移除设备启动时，非法软件可能会进入平台。如果允许非法软件获得启动进程的控制权，它就可以成为各种目标的攻击向量，包括暴露存储的机密、绕过对敏感数据、服务或网络的访问控制，甚至改变整个平台的用途。HAB支持使用数字签名识别真实软件并运行设备制造商签名的软件，从而启动设备进入到既定的初始状态。

此外，HAB将解密软件加载到RAM后，再解密，然后再执行，从而可以保护存储在片外存储器中的软件的机密性。右图显示了Vybrid平台上支持的HAB加密启动。在片外存储器(一般为闪存)中编程软件映像文件之前，使用密码可以加密软件映像文件。在启动过程中，HAB使用相同的密码(存储在硬件保险丝中，用户不可见)解密软件映像文件。

硬件安全元素

Vybrid平台安全架构包括下列硬件组件：

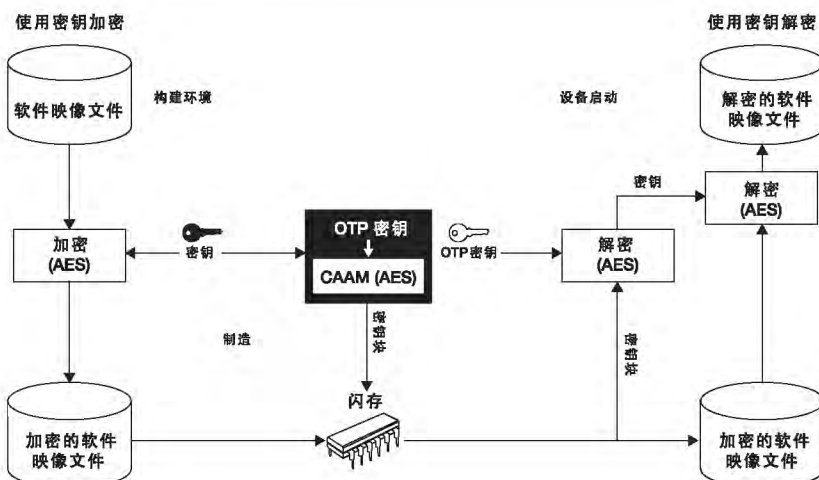
• 加密加速和保障模块

- 支持加速并减轻所选的加密算法的负荷
- 支持符合NIST SP800-90的硬件随机数生成器
- 16K安全内存(自动清零)，具有4个独立分区
- 支持AES、DES、3 DES、ArcFour对称密钥博客密码
- 支持MD5、SHA-1、SHA-224、SHA-256散列算法

• 随机数生成

- 符合NIST的SP800-90
- 真随机数生成器和伪随机数生成器的组合

加密的高可靠性启动



• 实时完整性校验器

- 定期检查系统存储器是否遭到非法修改
- 支持最多4个存储器区域
- 使用SHA-1或SHA-256作为散列算法
- 一旦启动，RTIC只能由指定的软件来停止和重启

• 安全非易失性存储

- 安全的无翻转实时计数器
- 无翻转单调计数器
- 可清零的256位密钥
- 支持防篡改

• 防篡改检测

- 支持最多6个外部防篡改检测器
- 有效的防篡改检测
- 连线匹配防篡改
- 电压、温度和时钟防篡改检测器

• TrustZone地址空间控制器

- 支持2、4、8或16个独立地址区域
- 访问控制对每个地址区域来说是独立可编程的
- 保护所有AXI从内存-DDR，片上SRAM
- 所有AHB的从内存，FlexBus、四线SPI通过AHB对等的地址空间控制器受到保护

• 其他安全子块

- 安全保险丝(OTP)
- 中央安全单元
- AHB TrustZone控制器
- Trust Zone看门狗
- 安全JTAG控制器

电源管理

可编程的电源选项， 可提高性能并延长电池寿命

设计Vybrid平台的一个主要目标是电源的效率。要降低电流消耗，设计需要具备：

- 内核和外设的动态电源管理
- 软件控制的外设时钟门控
- 多个电源域和电压级别，可以最大程度地减小低功耗模式下的漏电流

Vybrid设备具有一个电源管理单元，支持各种操作模式，以优化SoC/应用的功耗。有9种运行模式，还有针对不同功率模式的多个唤醒源，让用户能够根据功能的级别来优化其功耗。低泄漏唤醒单元有多达8个内部外设唤醒源，还有多达16个外部引脚可用来唤醒。多个唤醒源可用于最低功耗模式：低功耗定时器、实时时钟、ADC、DAC以及多个引脚中断。根据用户应用的需求，各种停止模式可用来提供某个逻辑和/或内存的状态保留、部分断电和/或全部断电。I/O状态可在所有操作模式中保留，除了电源门控模式（LPSTOP1、LPSTOP2及LPSTOP3）。16个唤醒端口的I/O状态在电源门控模式下仍会保留。

操作模式

模式	一般描述	正常的恢复方法
RUN	Vybrid平台的所有功能可用	N/A
WAIT	CA5 and CM4内核停止	中断
LPRUN	24 MHz操作，PLL旁路	中断
ULPRUN	32/128 kHz操作，PLL关闭	中断
STOP	具有所有功率保留、RAM保留和LVD保护的最低功耗模式	中断
LPSTOP3	64K RAM保留。I/O状态已保留。ADC/DAC可选为电源门控。RTC功能。从中断模式唤醒	唤醒/复位
LPSTOP2	16K RAM保留。I/O状态已保留。ADC/DAC可选为电源门控。RTC功能。从中断模式唤醒	唤醒/复位
LPSTOP1	I/O状态已保留。ADC/DAC可选为电源门控。RTC功能。从中断模式唤醒	唤醒/复位
电池备份	所有提供OFF，SRTC，32k XOSC ON，防篡改和监控ON模式	POR

LPRUN和ULPRUN是RUN模式的一部分，没有单独的模式

特性

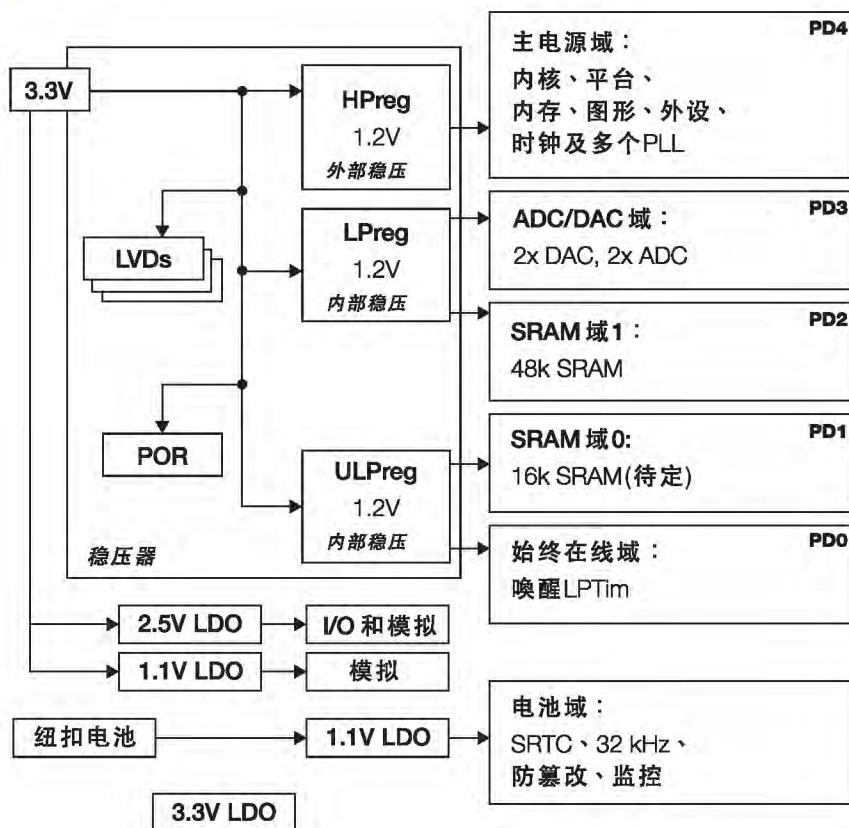
- 单3.3V+/-10%供电电压
- 大功率稳压器，具有外部稳压晶体管，可生成内部1.2V电压、1.2A容量以及低于1mA的休眠电流
- 在低功耗模式下，能够将电压从1.2切换1.1V，从而将功耗降到最低
- 主大功率稳压器的软启动，可以最大程度降低浪涌电流。启动时间小于500 us
- 低功耗稳压器：用于停止模式。50 mA容量而休眠电流小于50 uA
- 超低功耗稳压器：适用于LP停止模式。10 mA容量和休眠电流小于5uA
- 并偏压发生器，可以提高并压约300mV，从而将低功耗模式下的漏电流降至最低
- 多个电源域和电源门控，可以将低功耗降到最低
- 主电源和1.2V电源上的低电压检测（LVD）
- 可用于低功耗唤醒的16个唤醒引脚
- 3.3V单电源用于系统的I/O供电，但不包括DRAM接口。DRAM接口电源在Vybrid SoC的外部产生。

电源域

Vybrid SoC分为6个电源域：PD 4到0和Vbat。

- PD4：主电源域。包含全部平台、内核、外设、时钟、PLL及主24 MHz XOSC。在LPSTOP运行模式中，该域电源由门控断开，从而将漏电流降到最低
- PD3：ADC-DAC域：该域在LPSTOP模式下可选择性地断电，取决于如果供电，ADC与DAC转换在LPSTOP模式下也可以运行
- PD2：48 KB SRAM电源域：该域在LPSTOP模式下可选择性地断电，取决于需要维持的SRAM的数量
- PD1：16 KB SRAM电源域：该域在LPSTOP模式下可选择性地断电，如果SRAM无需保持
- PD0：常启的逻辑域：该域在LPSTOP模式下总是供电的。它有唤醒逻辑、24 MIRC、128 KHz IRC以及稳压器
- VBat：电池/RTC域：包含安全RTC、32 kHz XOSC、防篡改和监控。当主电源断电时由纽扣电池供电

PMU 结构图



以太网子系统

实时网络测量和控制

Vybrid设备有双以太网控制器和一个L2交换器，取决于特定系列。双以太网控制器模块结合一个外部以太网PHY，用于添加以太网连接功能。硬件IEEE®1588时间戳提供精确的时钟同步，实现联网自动化、测试和测量应用的实时控制。中端和高端工业应用一般使用双以太网控制器。一个以太网MAC可用来管理控制节点，而另一个以太网MAC可用来连接远程服务器，以便进行控制或实现冗余。带L2交换器

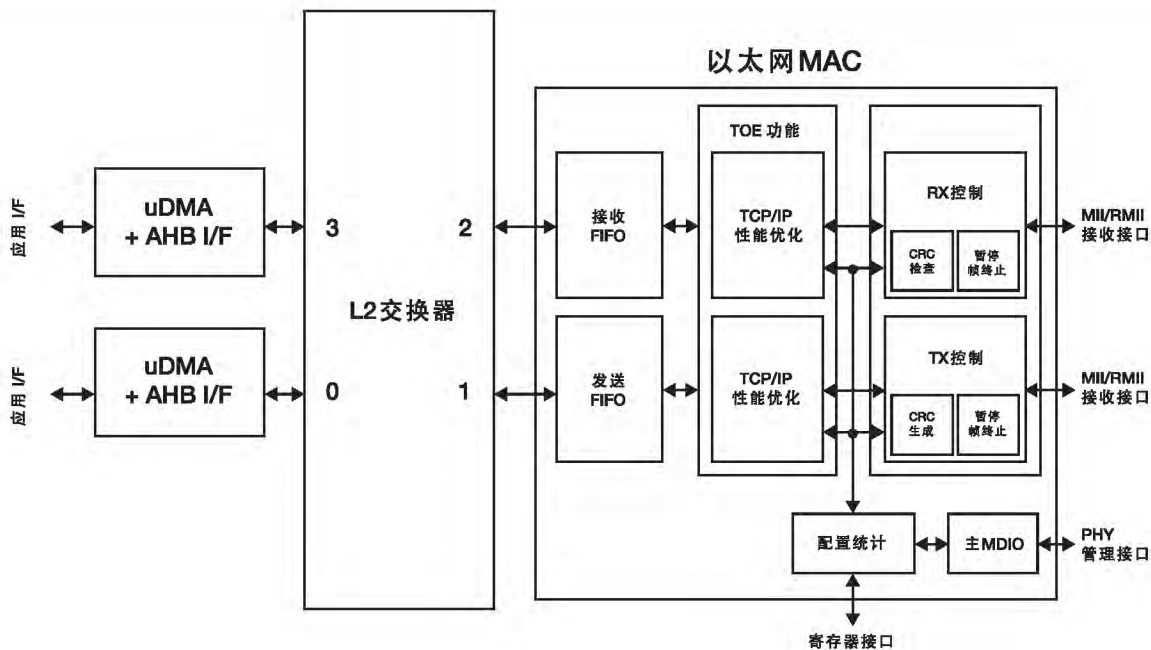
的双以太网可以构成菊花链，否则就需要一个昂贵的外部交换器。L2交换器的功能是可以将数据包从一个以太网端口发送到另一个以太网端口，而无需任何CPU干预。

以太网子系统特性

- 双10/100以太网MAC(MAC-NET)
 - 硬件支持IEEE 1588标准，可为联网测量和控制系统提供精确的时钟同步协议
 - 支持减化的媒体独立接(RMII)
 - 与标准DMA的接口

- 支持通过魔术包唤醒低功耗模式
- 多个时钟源可选为时间戳时钟
- L2以太网交换器
 - 3端口交换器
 - 支持两个MAC-NET
 - 支持64位Atlantic/FIFO端口
 - 支持IEEE 1588
 - 快速直通模式
 - 每端口有8个队列的QoS
 - 端口镜像
 - 3级IP侦听

以太网子系统



- 双标准DMA
 - 片上发送和接收FIFO
 - 支持遗留描述符编程模式和功能
 - 针对新的以太网功能的增强型描述符编程模式

以太网子系统时钟选项

以太网子系统使用下列时钟：

- 具有固定倍频器的专用片上PLL，用以生成50 MHz RMII以太网时钟。该时钟还可作为芯片输出，提供给片外以太网PHY
- 可选外部提供50 MHz RMII时钟。该时钟可用作RMII接口的定时参考信号
- IEEE 1588定时器的时间戳时钟

IEEE 1588定时器

以太网模块包括一个用于IEEE 1588时间戳的4通道定时器模块。该定时器支持输入捕捉(上升沿、下降沿或双边沿)以及输出比较(翻转或可编程极性的脉冲)。使用这些时钟源中的一个，该计数器可以与以太网总线进行异步操作。

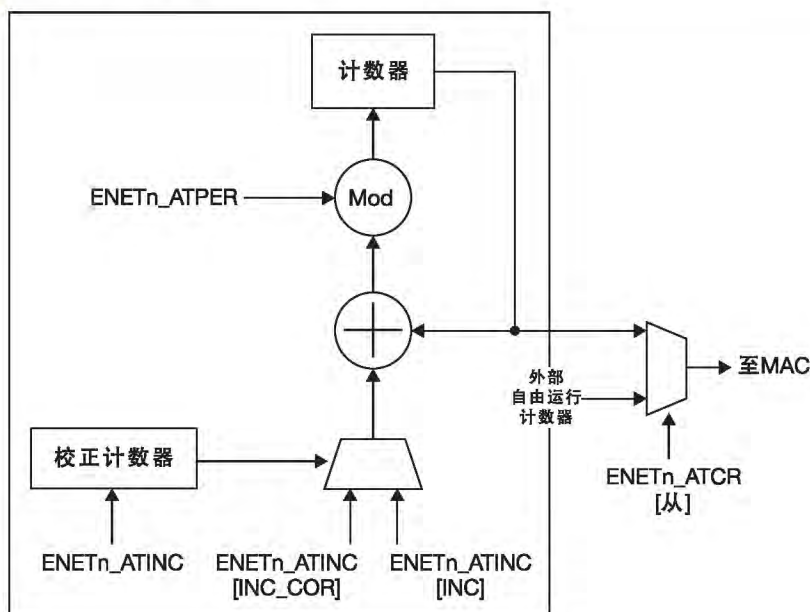
低功率模式下的以太网操作

仅以太网操作

以太网MAC支持魔术包检测，可以在低功耗模式下产生唤醒信号。在低功耗操作过程中：

- MAC发送逻辑关闭

可调节定时器



- 核心FIFO接收/发送功能关闭
- MAC接收逻辑保持在正常模式下，但它忽略除魔术包以外的所有线路上的流量

双以太网且L2交换器运行

在低功耗停止模式下，MAC立即停止并冻结寄存器值、状态机和外部引脚。在这种模式下，以太网子系统时钟关闭。退出停止模式时，以太网MAC返回到进入停止模式之前的状态继续运行。

双以太网且L2交换器旁路

在低功耗停止模式下，MAC立即停止并冻结寄存器值、状态机和外部引脚。在这种模式下，以太网子系统时钟关闭。退出停止模式时以太网MAC返回到进入停止模式之前的状态继续运行。

电池模式运行

以太网MAC不支持任何备用模式运行，或者当主电源失效时，采用电池电源运行的功能。MAC在这种模式下将关闭。

USB子系统

集成PHY的灵活的USB连接功能

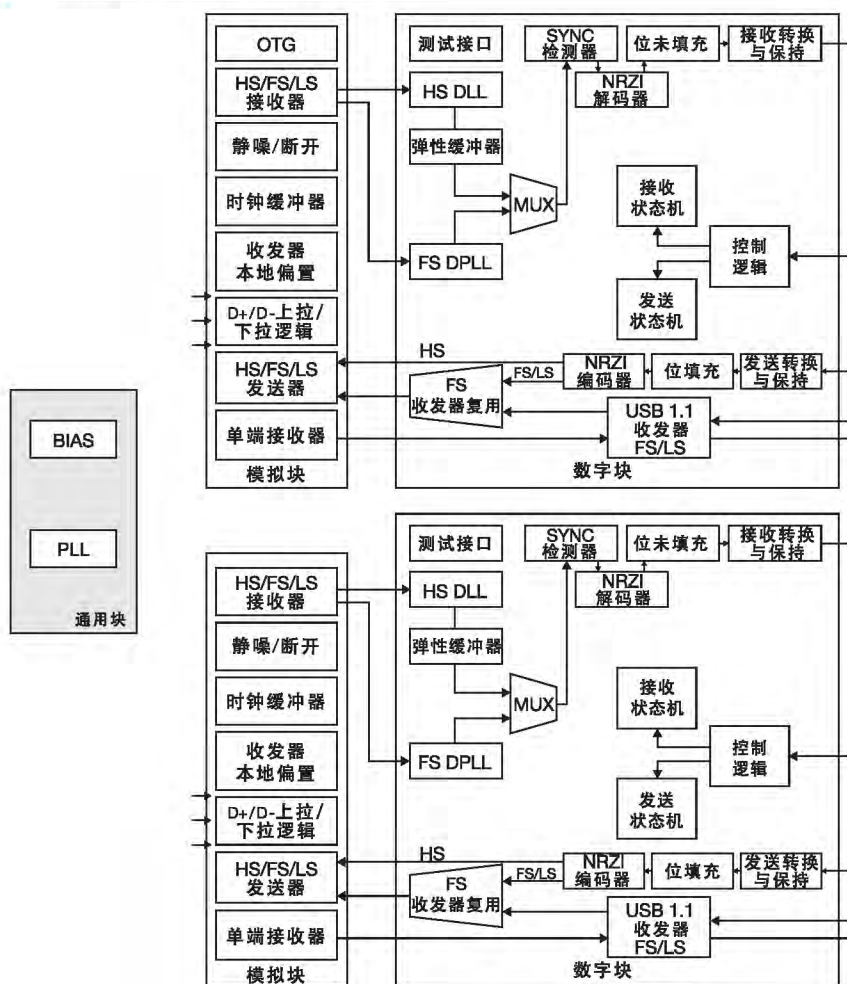
Vybrid器件中USB子系统由多个功能块组成，可共同提供灵活的USB功能。USB子系统包括：

- 符合2.0规范的双USB On-The-Go(OTG)控制器(特定控制器具体取决于具体芯片)。可选项为：高速(HS)、全速(FS)和低速(LS)
- 双片上HS USB PHY
- USB稳压器

USB控制器

USB控制器是一个符合USB 2.0规范的串行接口引擎，可实现USB接口。USB控制器提供USB主机和设备通信并支持OTG操作。控制器支持HS(480 Mbps)、FS(12 Mbps)和LS(1.5 Mbps)数据传输速率。寄存器和数据结构基于面向USB标准的增强型主机控制器接口规范(EHCI)。USB OTG模块可以用作主机或设备。USB控制器是可编程的，支持固件控制下的主机或设备操作。片上HS PHY用于供给控制器的60 MHz时钟源。USB控制器提供控制和状态信号，用以与外部USB OTG和USB主机电源设备接口。客户可以使用芯片上的接口的控制和状态信号及I²C总线，与外部USB OTG和USB主机电源设备通信。USB主机模块必须在其下行端口上(也称为VBUS)提供5V电压的500 mA电流，然而，USB OTG标准提供最小8 mA的VBUS的电源要求。

USB OTG/HOST PHY 架构



求。如果所连接设备尝试抽取超过分配的电流值，USB主机必须关闭端口并取消电源。USB VBUS不在片上提供。Vybrid SoC为能够管理VBUS下行电源的外部IC提供控制和状态引脚。

对于OTG操作，需要外部电路来管理主机协商协议(HNP)和会话请求协议(SRP)。能够提供支持HNP和SRP的OTG VBUS，而且支持USB DP和DM线路上的可编程上拉和下拉电阻的外部IC，有很多的厂商都能供货。

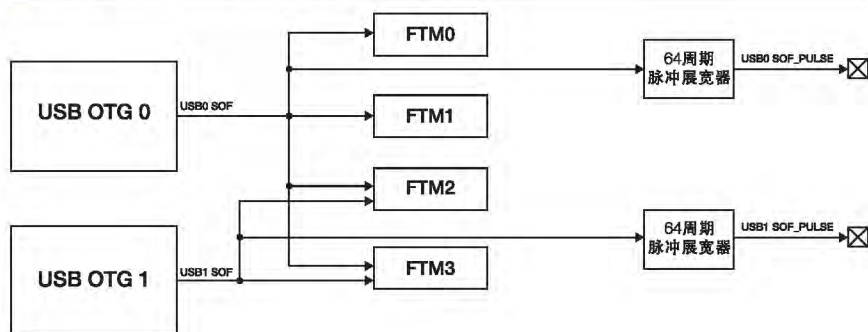
特性

- 符合USB规范2.0版
- USB主机模式
 - 支持EHCI
 - 采用内部片上HS PHY支持HS操作
 - Linux®和其他可用的商用操作系统支持
- USB设备模式
 - 采用内部片上HS PHY支持HS操作
 - 采用内部HS PHY支持FS/LS操作
 - 支持一个面对端口的上行流
 - 支持6个可编程的双向USB端点，包括端点0
- 挂起模式/低功耗
 - 作为主机，固件可以挂起某些个别的设备或整个USB，将其关闭
 - 低功耗运行的芯片时钟
 - 器件支持低功耗挂起
 - 主机和设备都支持的远程唤醒功能
 - 集成了实现低功耗运行的处理器暂停和停止模式

帧起始

USB音频应用需要某种音频时钟恢复功能。Vybrid系统USB OTG控制器支持使用帧起始(SOF)信号，在USB 2.0 HS协议中，该信号在一个微帧的开始生成。这是一个125微秒速率的信号。在全速运行模式下，

在Vybrid平台上实施SOF



1. 两个SOF信号(每个USB端口一个)必须送给一个FlexTimer的两个定时器通道。可以灵活地由FTM2或FTM3中提供，如图所示。
2. 至少一个SOF应当连接第二个FlexTimer的一个通道。这将允许测量两套音频时钟/SOF信号。要做到这样，可将USB0 SOF连接到所有的FlexTimer。

音频主时钟还应当提供给FlexTimers作为一个时钟选项。

当SOF令牌在USB总线上进行检查并且USB控制器为设备模式时，则SOF信号每64个系统时钟周期插入一个速率为1ms的脉冲。

为了正常支持USB音频同步异步的操作模式，必需测量音频采样时钟在两个连续产生的SOF之间发生的节拍数。该测量值用于为USB音频源提供反馈，以便在USB总线上加快或减慢音频采样的运送。

这是消除USB主机时钟(SOF发生次数)和Vybrid器件本地音频时钟之间的比率的方法。

上图显示了采用FlexTimer的USB SOF连接，可实现该机制。

USB OTG/HOST PHY 架构

USB OTG HS PHY是一个与控制器集成的HS/FS/LS USB 2.0 PHY。

USB OTG HS PHY包括两个USB 2.0收发器子模块、一个OTG子模块以及一个USB OTG和USB H1通道之间共享的公共模块。

USB OTG PHY 特性

- 完整的针对USB 2.0 OTG的物理接口模块
- 符合UMTI+ Level 3规范
- 支持USB HS(480 Mbps)、FS(12 Mbps)和LS(1.5 Mbps)
- 主机、从机和OTG双角色器件运行模式的OTG端口
- 主机端口的挂起模式
- 为HS模式集成的自校准端接电阻，以及USB 2.0电气要求定义的全套上拉/下拉电阻

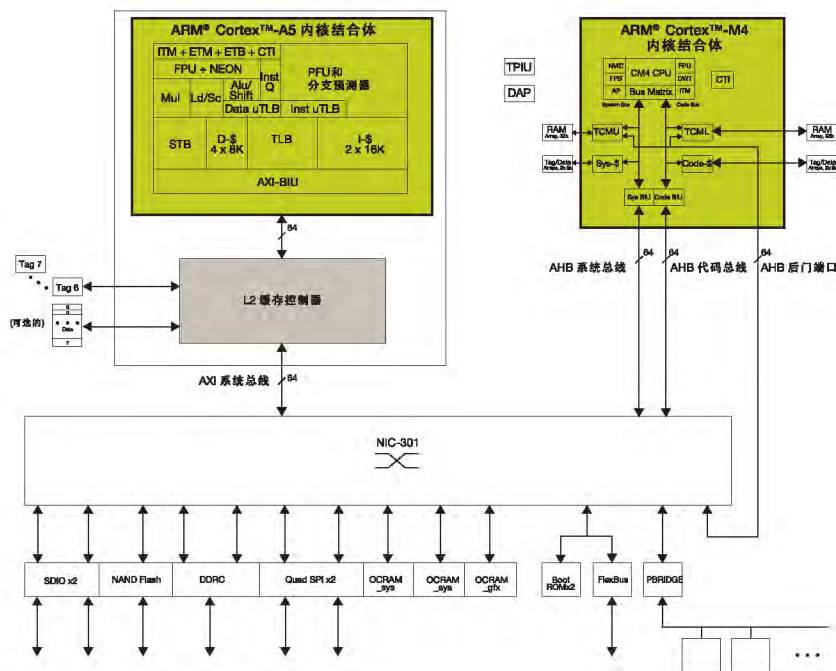
内存子系统

实现最佳代码容量、安全和BOM成本的灵活的存储器分层结构

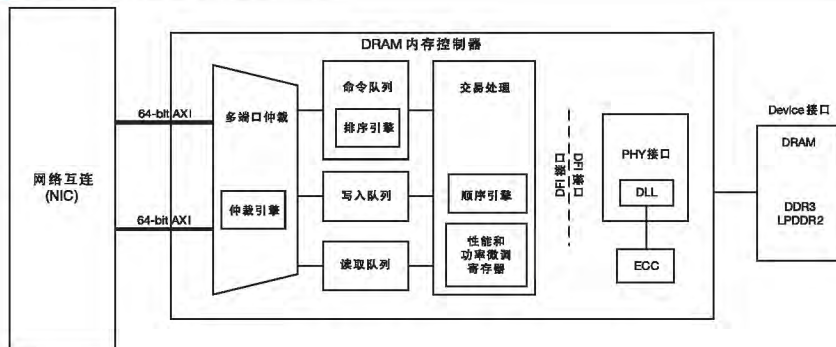
Vybrid 器件有多个存储器接口选项。除了有多达 1.5 MB 片上 SRAM 用于高速代码执行外，Vybrid 器件还可以与各种外部外设和存储器进行接口，进行系统扩展和数据存储。支持就地执行(XIP)的双四线 SPI 接口可以与最新的闪存进行接口。安全型数字主机控制器支持 SD、SDIO、MMC 或 CE-ATA 卡进行应用在线软件升级以及媒体文件或添加 Wi-Fi® 支持。支持 ECC 的 NAND 闪存和 DRAM 控制器允许为要求严格的应用连接类型繁多的存储器。电池后备供电的 RAM 用于存储鉴权密钥，这对安全系统非常关键。Vybrid 器件提供 16 KB 的安全 RAM，且该平台可以为高可靠性启动提供 96 KB 的 ROM。

“Vybrid 存储器分层结构”图说明了 Vybrid 器件的存储器分层结果和各种存储器接口。

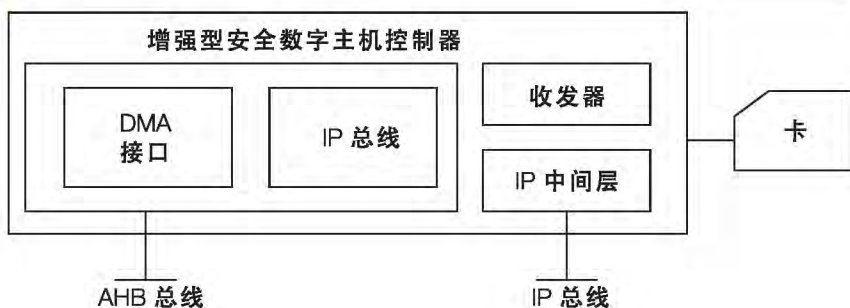
Vybrid 内存层次结构



Vybrid DRAM 控制器



安全型数字控制器



对于ROM包含启动加载程序的情形(这是非常可能的),系统将 从ROM启动,然后跳到外部NFC 并继续加载操作系统内核。对于 启动加载程序和操作系统内核都 位于外部NAND存储器的情形, 系统将在ROM初始化后切换到 外部NFC。

- b) NFC用于启动加载程序:ROM初 始化后,系统切换到外部NAND 设备以加载启动加载程序。

特性

- NAND闪存接口:8位/16位
- 支持所有的NAND闪存产品,无 论其密度/结构如何(每页大小为 512+16B/2K+64B/4K+ 128B/4K+218B/8K)
- 支持闪存设备命令,如页读取、 页编程、复位、块擦除、读取状 态、读取ID、回拷、多平面读取/ 编程、交替读取/编程、随机输入 /输出和在EDD模式中读取,但不 限于这些命令

- 2个可配置的DMA通道
- 可旁路的ECC模式,NFC支持 4/6/8/12/16/24/32位纠错

安全型数字控制器

SD主机控制器版本提供主机系统 与SD、SDIO、MMC或CE-ATA卡 之间的接口。该模块具有一个内置收 发器,如上图所示。SDHC作为一个 桥接,通过发送命令和执行去/从存 储卡的访问,将主机总线事务传递 到SD/SDIO/MMC/CE-ATA卡。它在 传输层处理SD/SDIO/MMC/CE-ATA 协议。

SD卡旨在满足新兴音频和视频消 费电子设备中固有的安全、容量、 性能和环境要求。其物理外形、引 脚分配和数据传输协议与多媒体卡 前向兼容,且具有一些额外功能。

Vybrid系列有两个SDHC控制器,支 持面向高速MMC/SDIO卡的多达8位 的接口。

SDHC 特性

- 符合SD主控制器标准规范2.0版
- 兼容MMC系统规范4.2版
- 兼容SD存储卡规范2.0版
- 支持大容量SD存储卡
- 兼容SDIO卡规范2.0版
- 兼容CE-ATA卡规范1.0版
- 支持1位/4位SD和SDIO模式、 1位/4位/8位MMC模式及4位/8位 CE-ATA模式
- 高达200 Mbps的数据传输,适合 使用4个并行数据线的SD/SDIO卡
- 高达416 Mbps的数据传输,适合 使用8个并行数据线的MMC卡

FlexBus

Vybrid 器件上的 FlexBus 接口设计为可无胶合地连接多达 6 个外部设备。每个版本有 8、16 或 32 位端口大小，可配置成复用的或非复用的地址和数据总线。

特性

- 字节、半字、字和 16 字节的线宽的突发传输
- 可编程的突发和突发禁止传输，每个芯片的选择和传输方向是可选的
- 自动应答功能
 - 主等待状态计数器高达 63 个时钟
 - 可选的第二等待状态计数器
 - 可用于与突发模式存储器的接口，该接口对第一拍数据有较长的访问时间，但可以更快地传送后续数据
- 可编程的地址建立时间，与片选信号的插入有关
- 可编程的地址保持时间，与片选信号的取消和传输方向有关

Flexbus 支持到以下模块的连接：

- 闪存
- 智能 LCD
- FPGAs
- SRAM
- PROM
- EPROM
- EEPROM

FlexBus 操作模式



FlexBus 主要特性	客户获得的优势
8-、16-、32- 及 128 位线宽的传输	根据特定应用最大化吞吐量
可编程的突发和突发禁止传输，每个芯片的选择和传输方向是可选的	为总线上的每个客户端优化流量模式
自动应答	无胶合地连接外部器件，提高灵活性并降低 BOM 成本
可编程的地址建立时间	
可编程的地址保持时间	

通用异步收发器

实现全双工串行通信的灵活方法

Vybrid器件中的通用异步接收器/发送器(UART)模块允许各种格式的异步、全双工串行通信。

UART的特性包括：

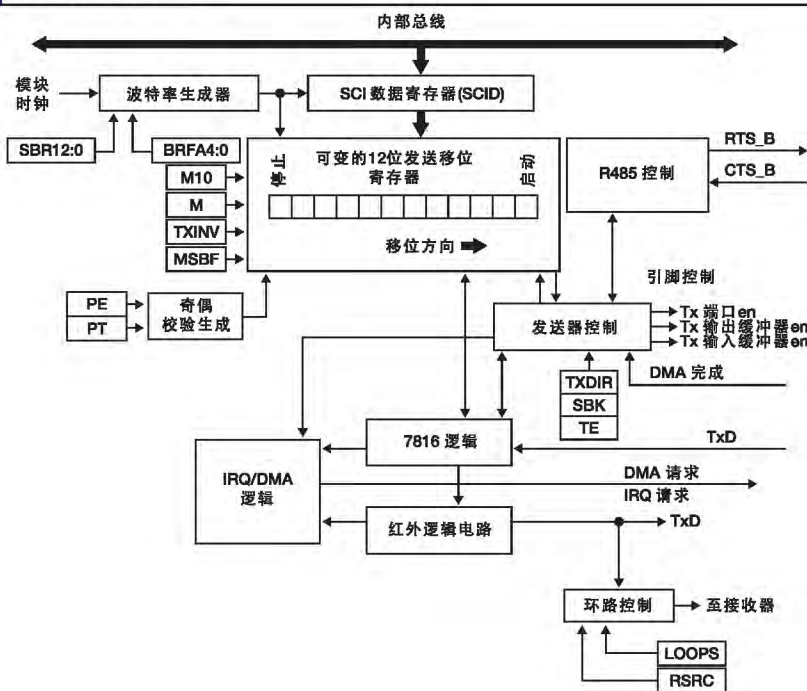
- 标准掩码/空间不归零格式
- 支持IrDA 1.4反向归零格式
- 支持ISO 7816协议，可与SIM卡和智能卡接口(仅在一个UART模块上支持的特性)
- 13位波特率选择，具有除以32的小数除法
- 可编程的8或9位数据格式
- 能够选择MSB或LSB先发送到数据线上
- 硬件流控制支持发送或清除发送信号请求
- 带DMA请求功能的独立的发送和接收FIFO(只有两个UART模块支持的特性)

ISO 7816支持

UART模块中有两个支持ISO 7816标准，允许与SIM卡和智能卡通信。该特性具有下列特征：

- 支持T=0和T=1协议
- 自动重发带有可编程重试门限值的未应答数据包
- 支持11和12 ETU传输
- 检查初始数据包和自动的传输参数编程

UART 发送逻辑



ISO 7816 时序图



- 带有7个ISO-7816特定中断的中断驱动操作
 - 违反等待时间
 - 违反字符等待时间
 - 违反块等待时间
 - 初始字符已检测
 - 发送错误超限值
 - 接收错误超限值
 - 违反防护时间

多种可用的通信格式

UART为数据大小、格式和传输/接收设置提供大量选项。各种可用的选项使UART能够实施各种串行通信协议。

特性

- 8位或9位的数据格式，支持所有9位的奇偶校验
- MSB或LSB先出
- 可编程的发送器输出极性
- 可编程的接收器输入极性

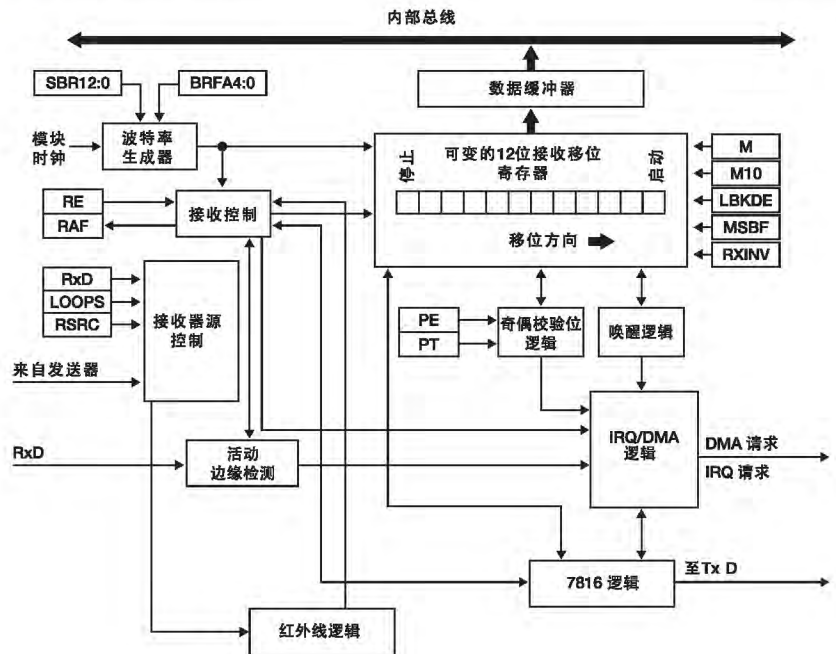
具有DMA请求功能的FIFO

UART FIFO降低了UART要求的CPU处理频率。

DMA可以配置成传输整个数据包，当所有字节接收后中断CPU。这意味着CPU可以立即处理整个数据包，而不需要停止当前程序流来移动每个接收到的数据字节。

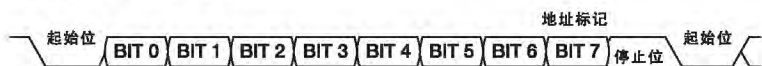
FIFO大小的变化具体取决于特定的芯片和具体的UART。Vybrid平台支持两个UART(UART0和UART1)的16字节FIFO以及其他UART(UART2、UART3、UART4、UART5)的8字节FIFO。

UART 接收逻辑

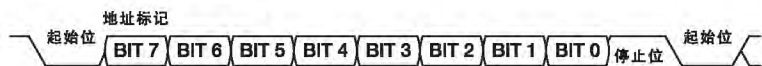


UART 数据格式

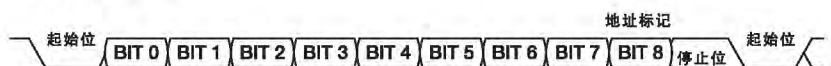
LSB先出的8位数据



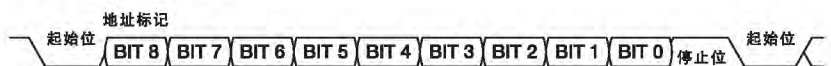
MSB先出的8位数据



LSB先出的9位数据



MSB先出的9位数据





软件和开发工具

飞思卡尔虚拟硬件平台

旨在加快软件开发的快速产品开发工具

Vybrid系列支持广泛的复杂I/O控制器、显示子系统和通信接口，同时支持高度可配置的多核和多存储器编程模型。Vybrid系列专门为高效处理无数的应用级设计挑战及传统的实时嵌入式任务而设计。为此我们的虚拟硬件平台可提供额外的资源，以管理您的应用的设计和调试。

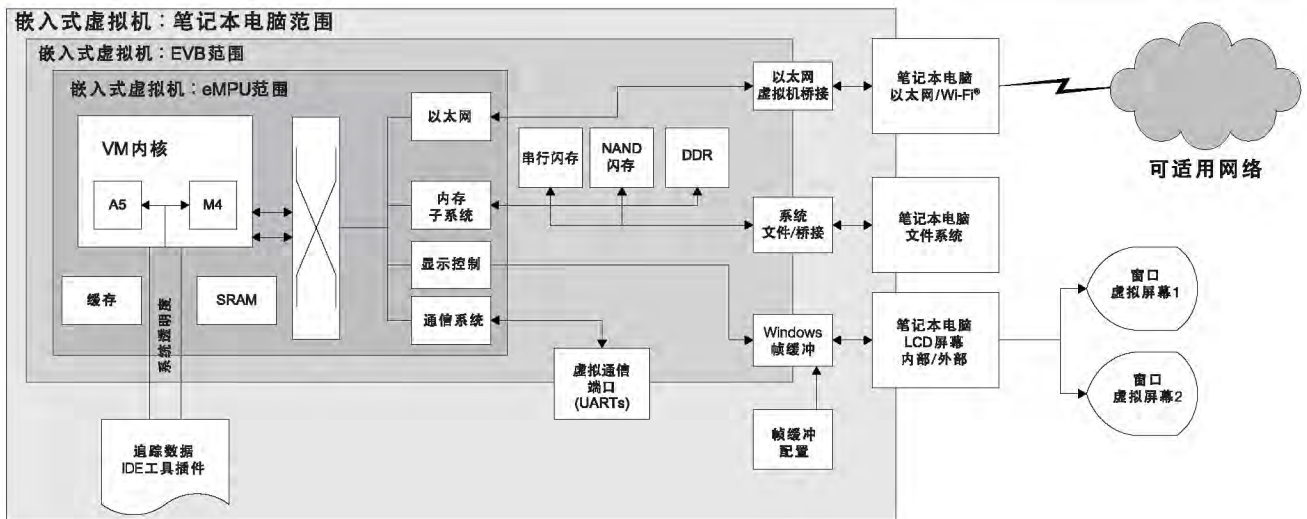
虚拟硬件平台为需要一个加快软件开发平台的嵌入式客户带来很多功能，这些功能在标准桌面虚拟机环境中都可以找到。与传统的建模环境不同，这个工具利用一个快速的指令集模型，这个模型可以在本机运行，无需在x86和ARMV7™之间进行转换。

这个工具结合了电路板系统建模技术，其结果是一个具有EVB硬件环境样板的Vybrid器件，可以虚拟显示在任何一个支持Windows的机器上。

特性

- 加载可编辑数据驱动文件的单个可执行的产品
 - 可编辑的启动映像文件
 - 外设参数(如目标显示屏参数)
 - 特性/选择特性的复用配置(I/O、UART、GPIO)
 - EVB存储器大小(用来设置EVB存储器的可编辑虚拟机配置文件)
- 一个或两个ARM®核的快速指令执行
 - 随着在Vybrid系列中的实施，完全支持ARM Cortex™-A5和ARM Cortex™-M4内核
 - 代码执行能够以芯片级性能或更快速度运行高级操作系统(Linux®或其他)
- 对在主机平台和嵌入式虚拟机之间进行桥接的外设的支持
 - 主机上的文件系统可以映射到嵌入式虚拟机的文件系统
 - 允许对电路板支持包/处理器支持包的快速测试
 - 允许快速应用开发(JAVA™、Android®、Linux、MQX™及其他)

虚拟硬件平台框图



- 主机上的以太网节点可以映射到虚拟目标的以太网节点(以太网桥接功能)
- 输出到主机显示器的显示控制器
 - 利用GUI开发包开发并测试虚拟显示控制器的HMI/UI应用。同时控制一个或两个屏幕
- 串行接口输入和捕捉
 - 配置测试文件以生成/接收串行通信，从而测试并验证代码
 - 利用Windows中的虚拟UART，模块化地发送/接收实时数据
- 高级调试功能
 - 行业领先的IDE支持允许实时调试、追踪和可视内部调试数据，提供增强型应用级开发
 - 通过Windows DLL扩展实现调试访问

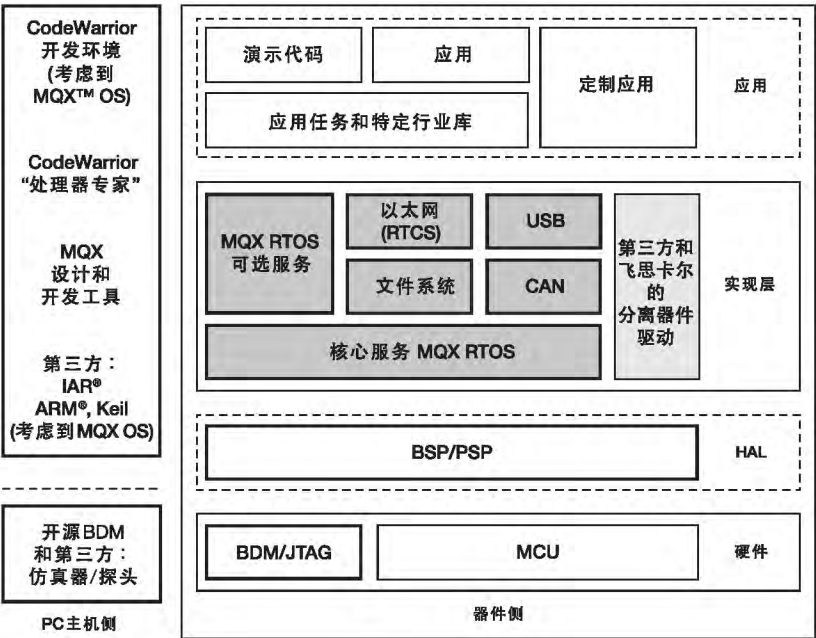
飞思卡尔MQX™软件解决方案

免费的全功能RTOS

飞思卡尔的 免费RTOS和 软件协议栈 简化嵌入式设计

工业应用不断增长的复杂性和半导体不断扩展的功能正在将嵌入式开发人员朝着由经过验证的硬件和软件平台组合而成的解决方案推动。为了有助于加快产品面市并提高应用开发的成功，飞思卡尔为ColdFire、ColdFire+和Kinetis MCU客户提供具有TCP/IP和USB软件协议栈的MQX RTOS及外设驱动代码，且无需额外费用。飞思卡尔的MQX软件解决方案与我们的半导体产品的组合为硬件、软件、工具与服务创建了一个全面综合的源泉。

飞思卡尔的综合解决方案



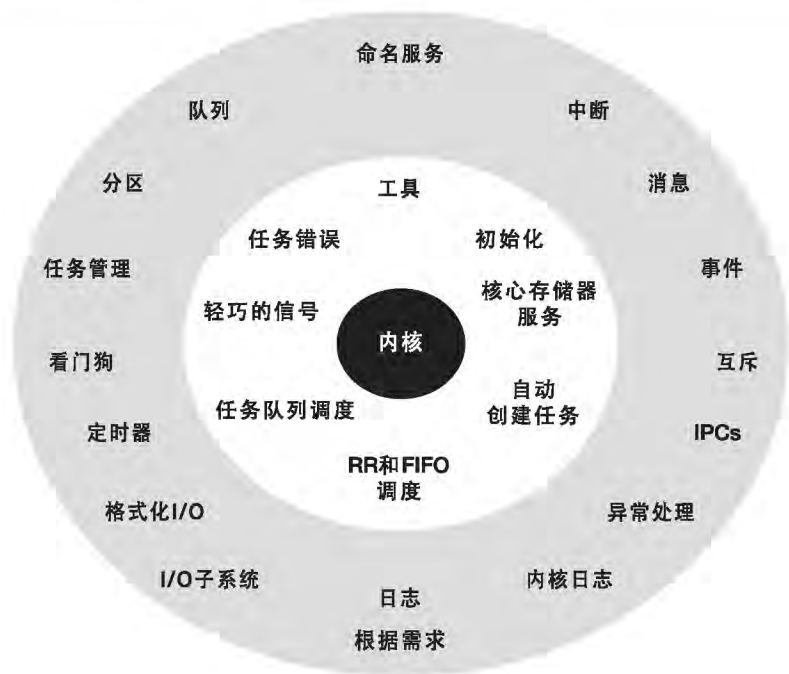
飞思卡尔MQX软件解决方案

降低成本，加速成功

飞思卡尔随半导体产品免费提供其MQX软件解决方案，有助于减少嵌入式开发人员在软件初期投入中面临的障碍。性能相当的其他全功能软件的报价可能需要开发人员支付多达9.5万美元的许可费。

根据最近调查，开发团队在软件方面大约花费60%的资源。基于32位器件的嵌入式项目非常需要软件重复使用以管理开发成本。

MQX RTOS: 可定制的组件集



飞思卡尔MQX RTOS和软件协议栈提供了一个可用于各种飞思卡尔处理器架构、开发工具和第三方软件环境的可扩展、可重复使用的平台，以应对开发人员的需求。

飞思卡尔MQX可用作准备交付生产的源代码，包括通信软件协议栈和外设驱动，且无需额外费用。飞思卡尔MQX具备商业上非常友好的软件许可模型，能使开发人员保留他们对源代码的修改，同时能够发布所需的二进制代码。

全功能性、经过验证的和可扩展的

MQX RTOS以基于飞思卡尔半导体芯片的嵌入式产品为支柱，已经超过了15年。MQX软件应用领域跨越大范围的细分市场和全球领先的制造商。

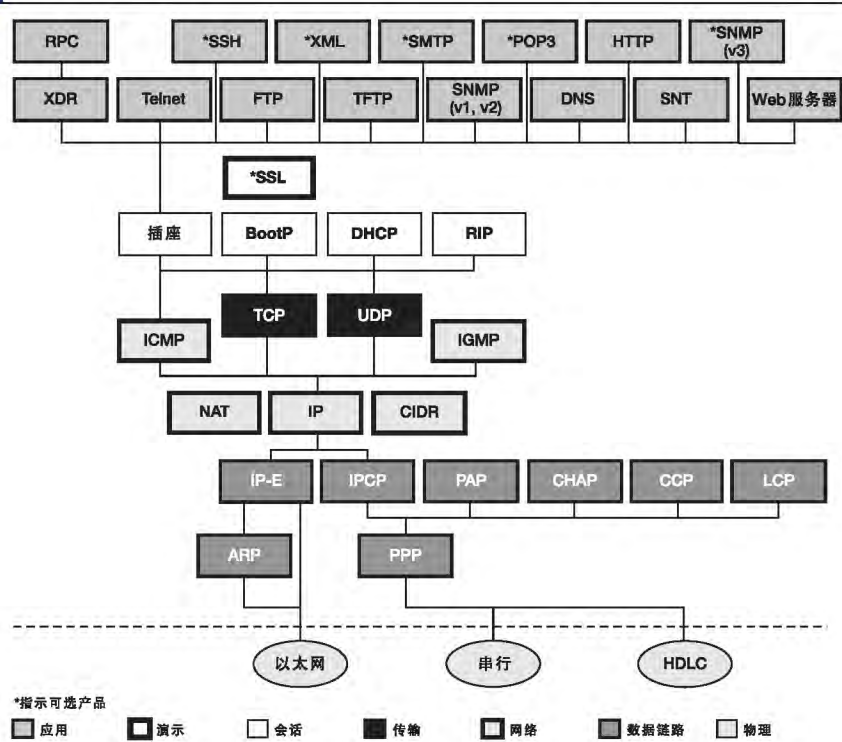
飞思卡尔MQX RTOS提供强大的、占先式的具有优化的上下文切换和中断时间的实时性能，实现了快速、高度可预测的响应时间。其小巧且可配置的容量为嵌入式应用节省了存储空间，而且它可以配置小至6 KB的ROM，包括内核、中断、信号、队列和存储管理器。

飞思卡尔MQX RTOS提供了一个直观的应用编程接口，采用模块化、基于组件的架构，这使得它伸缩自如。只有需要时，组件才会被链接，防止无用的函数占用存储区空间。此外还可添加插件，如飞思卡尔强大的合作伙伴网提供的安全性插件、行业协议和图形接口等。

可取得医疗和航空标准的认证

即使您的应用不需要正式认证，MQX的稳健性也会提供一个可信的平台，这在成千上万的时间非常紧急、非常复杂的应用中得到了验证。对于那些必需遵循某种正式认证流程的设计来说，MQX是一个绝佳的选择。以往的认证持有人已经使基于MQX的应用取得了医疗规范(CFR 820.30 第21 部分，IEC 60601-1)以及DO-178b中所列的航空要求的认证。基于MQX的安全至上的应用包括眼科手术设备、药物注射设备、辐射剂量检测设备、飞行器制动系统和飞行器导航设备。

塔式系统模块



飞思卡尔MQX附加软件

实时TCP/IP通信套件(RTCS) 可选组件 提供者: Embedded Access 公司	- 网络管理: 对SNMP版本1和2的支持已植入RTCS。EAI提供MQX™ SNMPv3 - XML分析和成帧: MQX XML组件使您的设备能接受XML格式的数据, 并发送XML格式封装的数据 - 电子邮件通信: MQX SMTP模块为您的设备提供外发电子邮件通信, 而MQX POP3提供接受传入电子邮件通信的能力
Mocana提供的NanoSSL™和NanoSSH™软件, 参见 freescale.com/nanoss, freescale.com/nanoss	- NanoSSH: 提供保密性和鉴权, 确保安全服务器和其客户端之间的数据完整性 - NanoSSL: 密码协议, 为通过互联网等网络的通信提供安全性
PEG + 图形库 参见freescale.com/peg	- 便携的嵌入式GUI库, 专门为嵌入式系统应用提供专业品质的GUI - 小型、快速、易移植, 几乎适用于任何支持图形输出的硬件配置
SEGGER emWin 图形库/GUI 提供者: SEGGER Microcontroller	emWin旨在为使用图形LCD操作的任何应用提供一个高效、独立的LCD控制器GUI
嵌入式设备的CANOpen主/从 提供者: IXAT 公司	- CANOpen是一个基于CAN的更高层的协议 - 开发成一个具有高度灵活的配置功能的标准化嵌入式网络 - 免去开发人员处理CAN的特定细节, 如位定时和实施特定功能
行业网络和 现场总线协议 提供者: IXAT 公司	- 针对I/O器件的Profinet RT - 针对适配器和扫描器的EtherNet/IP - 管理和控制节点的以太网powerlink - 针对从节点的EtherCAT - 针对从器件的SERCOS III - 精确时间协议IEEE®1588-2008(v2)
SFFS闪存文件系统 提供者: Embedded Access 公司	- SFFS是一个安全的闪存文件系统, 可以支持几乎任何NOR或NAND闪存器件 - 提供高度的可靠性和完全的保护, 可应对意外电源故障或复位事件 - 提供存储区均衡损耗、坏块处理和ECC K30C算法, 确保您得到最佳的闪存器件的使用 - 预集成MQX RTOS: 允许您使用片上或板上闪存器件为嵌入式器件快速创建一个稳健的文件系统
飞思卡尔eGUI: 图形LCD驱动 网址: freescale.com/egui	免费的飞思卡尔嵌入式图形用户界面(eGUI)使得单芯片MCU系统可以实现图形用户界面, 且能驱动带有集成显示RAM, 简单串行外设接口(SPI)或并行总线接口的最新一代的彩色图形LCD面板。
MicroBrowsers 提供者: Motomic Software 公司	uButterfly浏览器在MQX上运行, 可浏览、解析和呈现HTML/CSS内容。 - 浏览HTML 4/CSS 2.1网页 - 实现动态HTML、活动图形和媒体 - 可选的SDK允许在C/C++或Qt应用(作为单独的产品来提供)内浏览嵌入式/实例
OS 变换器—重复使用MQX上的应用 提供者: Mapu Soft Technologies	OS变换器是一个C/C++源代码级的虚拟技术, 允许您可以轻松重复使用MQX上为一个操作系统开发的软件, 同时提供实时性能。 - VxWorks移植工具包 - pSOS移植工具包 - Linux/POSIX移植工具包 - Windows移植工具包 - Nucleus移植工具包 - micro-ITRON移植工具包

飞思卡尔塔式系统

一个模块化的开发平台

概述

飞思卡尔塔式系统是针对8-、16-和32-位MCU和MPU的一个模块化开发平台，通过快速建造原型机实现高级的开发。塔式系统具有多个开发板或模块，为设计人员搭建起始构件，以此进行高级的MCU开发。

模块化和可扩展性

- 控制器模块提供易于使用且可重新配置的硬件
- 可互换的外设模块(包括通信、存储器和图形LCD)使得定制更轻松
- 开源硬件和标准化规范为开发提供了更多的模块，增强其功能和定制性

加快开发时间

- 开源硬件和软件使用的是经过验证的设计，从而可实现快速开发
- 集成的调试接口可通过标准USB线方便地进行编程和运行控制

飞思卡尔塔式系统

控制器/处理器模块 (MCU/MPU)

- 塔式MCU/MPU板
- 独立运行或在塔式系统中运行
- 具有集成的调试接口特性，可通过标准USB线方便地进行编程和运行控制

副梯板

- 附加和第二串行与扩展总线信号
- 标准化信号分配
- 侧装外设的安装孔和扩展接头

外设模块

- 为您的设计添加特性和功能
- 所有外设模块都是可互换的，并兼容所有控制器/处理器模块
- 样板包括串行接口、存储器、Wi-Fi®、图形LCD、电机控制、音频、Xtrinsic传感和高精度度模拟模块

主梯板

- 普通串行与扩展总线信号
- 后侧的2x80接头用于方便信号接入和侧装电路板(如LCD模块)
- 电源电路
- 标准化信号分配
- 安装孔

尺寸

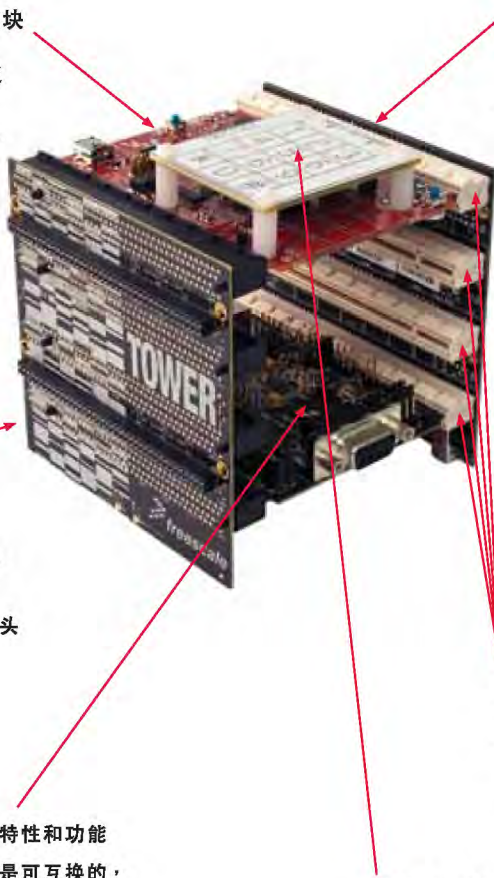
- 完全组装的塔式系统约为3.5"(高)x3.5"(宽)x3.5"(深)

电路板接头

- 4个卡缘连接器
- 使用PCIExpress®接头(x16, 90mm/3.5"长, 164引脚)

塔式插件(TWRPI)

- 设计为连接到有TWRPI插座的模块
- 添加特性和功能
- 可与其他TWRPI互换
- 样板包括加速度传感器、键盘、触摸板、滑条及旋转触摸板



塔式系统模块

控制器/处理器模块 (8-, 16-, 32-bit) freescale.com/TowerController	
独立运行或作为塔式系统一部分运行	允许快速搭建原型机
具有开源调试接口	通过标准USB线方便地进行编程和运行控制
外设模块 freescale.com/TowerPeripheral	
可以重复使用所有的塔式系统控制器模块	无需购买/开发冗余硬件的需求
可互换外设模块：串行通信、存储器、图形LCD、原型机及传感器	实现高级开发和电路板功能
塔式插件 freescale.com/TWRPI	
设计为连接到有TWRPI插座的模块	以极少的投资增加特性和功能
可互换组件	实现设计灵活性
梯式模块 freescale.com/TowerELEV	
两个2x80接头	提供方便的信号接入与侧装电路板(如LCD模块)
电源电路	为所有电路板提供电源
标准化信号分配	允许定制的外设模块开发
4个可用的卡缘连接器	使用PCI Express® 接头(x16、90 mm/3.5"长、164引脚)可轻松扩展

经济高效

- 可互换的外设模块可以重复使用所有塔式系统控制器模块，无需为未来的设计购买冗余的硬件
- LCD、Wi-Fi®、电机控制、串行通信与存储器接口等现成的实现技术以低成本提供，从而提供定制的实现解决方案

将您的设计提高到新的水平

如需飞思卡尔塔式系统完整的开放包和模块清单，请访问
freescale.com/Tower。

合作伙伴模块

投入强大的飞思卡尔技术联盟生态系统，构建更智能更优秀的连接性方案。这些技术联盟向您可以获得丰富的设计工具和外设，以及世界一流的支持和培训，旨在助您缩短设计周期并让您的产品快速上市。大量的合作伙伴已经为塔式系统开发了模块。部分例子包括i.MX515 ARM® Cortex™-A8塔式计算机模块和Micro/sys提供的StackableUSBTM I/O设备运营商模块以及iMN MicroControl提供的快速原型机系统(RPS)AM1和FM1模块。



Tower Geeks 在线社区

TowerGeeks.org是一个在线设计工程师社区，允许会员互动、开发设计并分享想法。TowerGeeks.org提供直接找到使用塔式系统进行设计的其他工程师，并与之进行互动，它是讨论您的项目、发布进程视频、通过论坛提问以及上传软件的一个令人满意的方式。通过Twitter和Facebook的更新，您很容易就能参与这个社区。



从Twitter上进入Tower Geeks
twitter.com/towergeeks



从Facebook访问飞思卡尔
facebook.com/freescale

Swell PEG 产品线

任何LCD。随时随地。PEG软件。

Swell软件为嵌入式器件提供图形用户界面解决方案。Swell的PEG Pro、PEG+和C/PEG产品包括适合嵌入式开发的一个GUI库，它与实时操作系统紧密合作。这些开发工具能使开发人员设计用户界面屏幕和控制，使用PEG库和外部资源生成C或C++代码。

PEG软件允许开发人员在基于Windows®或Linux®的PC上创建原型样机，从而加快嵌入式器件的GUI设计。它提供一个完整的视觉布局和设计工具，能使GUI设计与嵌入式软件/硬件开发并行发展。

PEG WindowBuilder自动生成准备好编译并链接到任何应用的C或C++源代码，以加快最终产品的展开。

Swell的GUI软件产品与飞思卡尔客户的实时操作系统合作将LCD屏幕、显示器和输入接口结合在未来产品中。

GUI 接口技术



GUI 接口技术

PEG的模块化形式可实现快速的开发流程。核心库通过替换下属驱动与不同的实时操作系统、输入设备和LCD控制器接口。

Window Builder 技术



PEG Pro [®]	PEG+	C/PEG [®]
• 屏幕转换 • 多个α混合功能窗口 • 真正的抗混叠 • 倾斜管理器 • 开放GL支持 • 以C++编写	• 多个窗口更新 • α混合功能图像 • 运行时图像解码器和语言资源 • 定制的小器件集成 • 动态主题 • 以C++编写	• 为小型LCDs(QVGA)而设计 • 低色深 • 非常小巧的外形 • 单窗口更新 • 多语言支持 • 以ANSI C编写
一个最小巧的外形和最高效的代码库可用。		
启动时为225KB 典型为225-250KB	启动时为160KB 典型为165-175KB	启动时为90KB 典型为90-110KB

实现快速开发的 PEG WindowBuilder

WindowBuilder让设计者通过简单易用界面为项目设计每个画面。

- 完全的WYSIWYG开发
- 运行PC/Linux/X11实现概念方案的验证

- 实现硬件/软件并行开发
 - 可提供免费评估
- 如需了解更多信息，请访问 freescale.com/peg



Timesys公司的LinuxLink 嵌入式Linux®产品开发变得容易

Timesys有助于降低构建和维护嵌入式Linux®器件的学习时间、复杂性和风险。作为嵌入式Linux解决方案提供商中的领导者，Timesys产品可用于很多飞思卡尔处理器系列，包括ColdFire、Kinetis、i.MX、Vybrid及基于Power Architecture®的产品。

Timesys提供屡获殊荣的LinuxLink嵌入式开发系统、专家级Linux支持以及经验丰富的专业服务，帮助开发团队更快速和更经济地为市场带来基于Linux的开源产品。

为您的飞思卡尔处理器订购

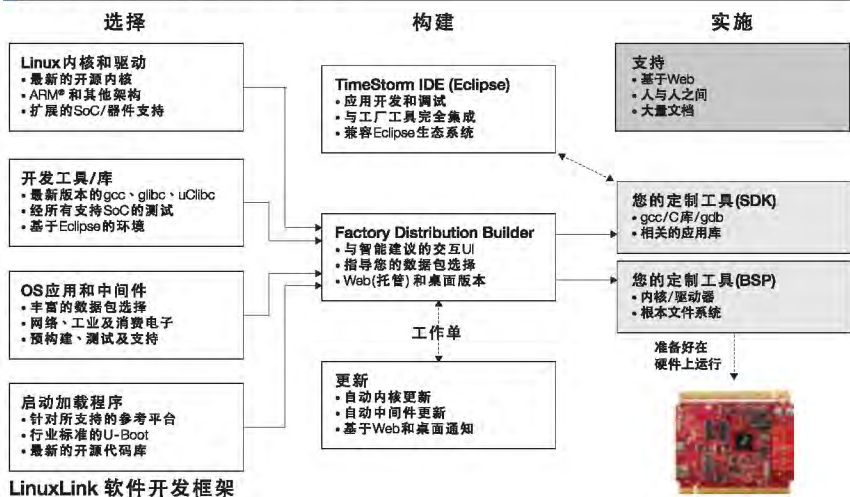
LinuxLink，您可以：

- 快速组装和启动飞思卡尔开发工具包中的一个初始的嵌入式Linux映像稳健
- 在使用正确安装和配置的开发环境的桌面上，打补丁/配置/重建/更新您的定制Linux平台
- 使用通用的开源开发工具和开发库/工具调试/微调平台。
- 通过技术援助和Timesys创建的“怎么做”文档的丰富文库，获得对一般开发任务的帮助

LinuxLink主要组件包括：

Linux内核、工具链、软件包与启动加载程序
所有的Timesys Linux平台是针对我们的半导体合作伙伴所建议的启动加载程序而构建的，并通过了兼容性测试，可用直接初始化电路板并引导其启动，从而节省大量的时间。

Timesys 软件开发框架



工厂出货构建器

Timesys的工厂出货构建器(Factory Distribution Builder)实现了Linux平台完全的定制以及第三方和专用软件的集成。还包括创新的“建议”和“推荐”引擎，可以最大限度地减少错误。

TimeStorm IDE

TimeStorm强大的应用开发工具套件可专家般地处理繁重的嵌入式工作，如交叉编译和远程调试，同时包括对高级特性的支持，如整理、测试和漏洞检测。TimeStorm搭建于Eclipse IDE的基础至上，这是开发人员已经很熟悉的一个平台。

更新通知

作为LinuxLink的用户，您只会收到与您的软件中所用的Linux组件有关的自动更新通知。

不按用量计费的专家级Linux帮助
作为LinuxLink订户，您可以从我们的专家工程师得到回应迅速的技术支持。直观的在线支持实现了详细的信息交互，允许您提交、查看及更新请求，并读取或重新打开已解决的请求。

获得免费的LinuxLink— 在几分钟内构建您的 定制BSP/SDK

注册一个免费的LinuxLink账户，编译一个Linux映像文件，您就可以下载并在您的电路板上运行了。注册请至：timesys.com/register。

如需了解更多关于Timesys的LinuxLink嵌入式Linux构建系统的信息，请访问timesys.com/linuxlink。



ARM® Development Studio 5 (DS-5)

面向ARM®核平台的参考软件开发工具套件

概述

ARM®Development Studio 5(DS-5™) 是一个完整软件开发工具套件，适合基于ARM处理器的ASIC和标准器件，包括飞思卡尔的Vybrid系列。提供易于使用、集成和验证的工具链，DS-5可以加快软件的开发。

主要特性和优势

- 支持所有的ARM处理器
- 集成了行业标准的Eclipse IDE，可提供第三方插件的大型生态系统
- 灵活的C/C++编辑器和项目管理器
- 强大的C/C++编译工具
- 调试器支持所有阶段的开发，从启动加载程序到内核，到用户空间
- 流量性能分析器提供基于性能计数器的系统范围的整理
- 性能瓶颈(缓存丢失、中断)和软件执行的即时关联
- 主机上ARM软件开发的快速仿真器，典型速度超过250 MHz
- 一年的支持和维护合约期

DS-5 调试器与DSTREAM



DS-5调试器

DS-5调试器将集成的嵌入式开发工具的便捷性和工作效率与强大而又灵活的Linux®和Android®开源工具结合到了一起。

DS-5调试器提供：

- 调试ARM和GNU编译生成的代码
- 高级会话控制和系统视图从一个调试器的角度，同时对一个或多个目标进行调试会话
- 单核和多核器件的运行和停止模式的调试

- Linux内核和用户空间调试，包括上下文感知、进程和线程
- 非侵入式的指令追踪，包括总结性描绘
- 可设置条件和脚本的断点

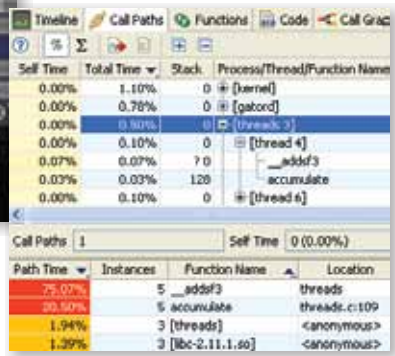
对于专家级Linux用户，DS-5包括具体控制目标交互的传统GDB命令行界面，以及灵活的高级调试器功能的脚本文件。

Streamline：时间线和调用路径



调用路径视图显示每个调用树形图上花费的处理器时间。针对所选的调用路径，会生成一个简明的分析报告，使您能关注对进程或线程的分析。

时间线视图显示随着时间推移的进程和线程的信息，与SoC性能计数器相匹配。这让您能发现线程死锁和效率低下的位置，也能发现热点位置。



- 过滤功能，可限定统计报告所用的数据集按照时间、进程、线程或调用路径进行统计
- 调用路径视图显示每个调用树所花费的处理器时间。针对所选的调用路径，会生成一个简明的报告，这使您能关注到进程或线程的分析
- 代码视图显示每个源代码行和每个汇编指令所花费的处理器时间，从而突出函数中的热点区
- 通过Streamline捕获选项对话框，您可以在信息的数量、细节度以及入侵性之间选择适当的平衡

ARM C/C++ 编译器

DS-5专业版本中的ARM编译器是与ARM处理器合作开发的唯一的商用编译器，专门为优化对ARM架构的支持而设计。它是行业标准的C和C++编译器，可为以ARM、Thumb®、Thumb-2、VFP以及更新的Cortex™中所有的NEON™指令集为目标的器件构建应用。

ARM处理器的设计是为了最好地执行ARM编译器生成的代码。ARM编译器实现了所有ARM处理器中的新功能。它支持构建Symbian OS、ARM Linux及Android本机应用和库，以及裸机应用和所有主要的RTOS。

如需了解更多信息，请访问 arm.com/ds5。

DSTREAM

ARM DSTREAM™高性能调试和追踪单元可实现任何基于ARM处理器硬件目标的强大的软件调试和优化功能。

DSTREAM通过JTAG或串行线调试接口实现DS-5调试器与基于ARM处理器的器件的连接。它使用FPGA加速功能通过单核或多核处理器上的代码来提供较高的下载速度和快速的单步运行，并能够：

- 支持所有的ARM处理器运行控制调试和追踪单元
- USB 2.0和以太网接口允许从主机PC进行直接和远程连接
- 代码下载速度高达2500 KB
- 高达60 MHz的JTAG时钟通过现有的调试端口提供快速的软件上传
- 以300 MHz的DDR进行16位宽度的追踪捕获(每引脚600 Mbit/s)

- 灵活的追踪时钟定位(与追踪数据相关)
- 大型4 GB追踪缓冲实现快速目标的长期追踪

Streamline

Streamline是DS-5中的Linux和Android性能分析工具。通过目标器件上运行的小驱动程序，Streamline捕捉目标性能信息并用易于理解的图形界面进行显示。Streamline包括：

- 直观显示从系统范围的性能计数器到源代码热点区的信息，使开发人员轻松识别性能瓶颈、多线程问题和一般的低效率使用资源的问题
- 可视化工具，可以分析线程和流程中每个内核的性能指标，优化目标资源的同步和并发功能

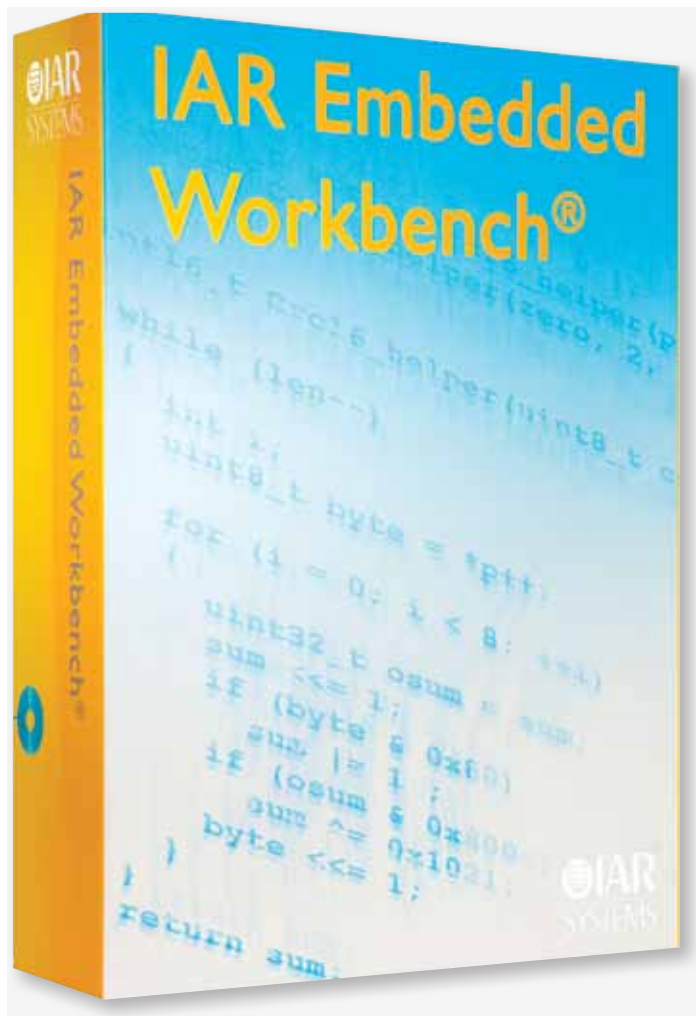
IAR Embedded Workbench

强大、可靠的开发工具

延续着与飞思卡尔半导体的长期合作关系，IAR Systems®宣布其旗舰产品ARM® IAR Embedded Workbench®支持以ARM Cortex™-A5和ARM Cortex™-M4为内核的飞思卡尔Vybrid器件。IAR Systems几乎支持飞思卡尔MCU的所有产品线，包括S08、HCS12、ColdFire(及所有变体)、基于ARM Cortex-M4内核的Kinetis MCU以及Vybrid器件。IAR Systems非常自豪地与飞思卡尔联盟，一起为我们的共同客户带来最前沿的器件和工具。

面向ARM的IAR Embedded Workbench是一个高效、独立的工具链，支持ARM架构，包括Vybrid器件。ARM IAR Embedded Workbench包括IAR的IDE、C/C++编译器、汇编器和链接器，为您提供无与伦比的性能。

IAR Embedded Workbench



- **容易使用。**面向ARM的IAR Embedded Workbench拥有2500多个项目实例，帮助您的项目快速启动。这些实例子是安装的一部分，是免费提供的
- **支持所有ARM硬件。**面向ARM的IAR Embedded Workbench包含对浮点DSP单元的支持，该单元存在于很多ARM Cortex-M4内核中。它还支持ARM Cortex-A5内核和NEON指令集，而这些正式Vybrid的核心
- **生成紧密的代码。**生成的代码是高度优化的，而IAR Systems鼓励开发人员试用iar.com/ewarm上的免费版本(有限的32 kB KickStart版或30天评估版)，并与其他编译器进行比较。开发您的代码原型并了解IAR在您的设计中可以有多高效
- **嵌入式编译器为您带来完全的C++。**面向ARM的IAR Embedded Workbench为您带来完全的桌面C++(包括异常处理、多重/虚拟继承等)，帮助您交叉编译代码并使用为PC提供的一组测试套件，以便写入电路板前确认并验证您的设计。使用IAR开发您的Vybrid器件的应用也会非常容易
- **集成到流行的源代码控制系统中。**如果您使用Subversion或Microsoft可视源代码安全遵循控制系统，您可以使用面向ARM的Embedded Workbench检查系统内部和外部的代码，从而加快您的开发进程
- **面向大部分RTOS的内核感知的调试。**C-SPY®调试器能够为很多流行的RTOS提供任务感知调试，包括MQX、Micrium uC/OS-II和-III、SMX、CMX、Quadros、Sciopta、embOS、Express Logic的ThreadX、Free/Safe RTOS等等。这种感知功能让您能一眼就看出RTOS中发生了什么
- **功率调试。**IAR Systems拥有独特的功率调试功能，当通过J-Link Ultra为电路板供电时，您可以看到电路板所消耗的功率。使设计的电源效率更高以往仅是硬件工程师的范畴，IAR却将这种能力赋予了软件工程师
- **覆盖全球的本地支持。**IAR Systems在全球有10个办事处(包括美国的3个)，每个都配备了有能力且经验丰富的工程师，随时准备帮助您解决发生的任何问题。没有其他编译器厂商可以声称，他们拥有相似的随时就绪的支援

当考虑在Vybrid的设计中使用哪个工具链时，请考虑第一个支持Kinetis MCU、第一个支持Vybrid设备以及服务和性能都是第一的：选择适合面向ARM的IAR Embedded Workbench。

如需了解更多详情，请发电子邮件至 info.us@iar.com

Atollic

世界级的嵌入式系统开发工具

Atollic工具为您提供强大的功能，可以减少您的开发时间，能使您付出较少的努力就能发行高品质的软件产品。

Atollic致力于提供一个嵌入式系统工具集，涵盖嵌入式开发人员日常所做的所有工作任务。Atollic产品系列不仅涵盖大量的编辑、构建和调试工具，还为团队协作、系统和代码分析以及测试自动化提供强大的解决方案。

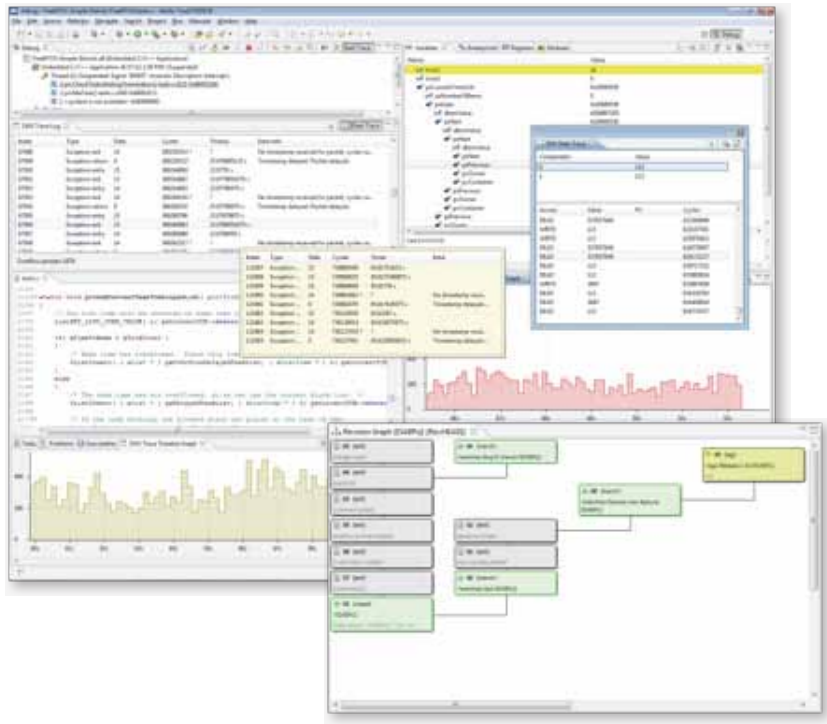
TrueSTUDIO®：面向未来十年的嵌入式系统开发工具

Atollic TrueSTUDIO是针对嵌入式系统开发的最早的C/C++开发工具，具有无人匹敌的功能集和史无前例的集成度。除了顶尖水准的编辑器、优化的C/C++编译器和具有追踪支持功能的考虑到多处理器的调试器，Atollic TrueSTUDIO还包括团队协作、图形建模和设计、代码审查和评审会议的功能。

TrueINSPECTOR®：通过静态源代码分析提高软件质量

Atollic TrueINSPECTOR是一个专业的代码分析工具。该产品进行静态源代码检查并生成包括代码复杂性测量的软件指标。源代码根据正式代码标准的数据库来验证，那些已知的容易出错的代码结构会被自

True Studio



检测。Atollic TrueINSPECTOR支持MISRA®-C:2004规则标准。

TrueVERIFIER™：通过嵌入式自动化测试获得卓越的软件质量

Atollic TrueVERIFIER是高级自动化测试的工具。该产品进行源代码分析并自动生成单元测试套件，它们可以实践大量不同的执行路径来。该工具下载测试案例并在电路板上运行，同时进行代码覆盖监测。最后，Atollic TrueVERIFIER显示测试结果及完成的代码覆盖(MC/DC级)。

TrueANALYZER®：采用动态执行流分析检测测试质量

Atollic TrueANALYZER是测试质量的目标内检测工具。该产品执行系统级动态执行流分析并提供严格的代码覆盖检测。Atollic TrueANALYZER支持多种类型的代码覆盖分析，达到了修改条件/决策覆盖的级别(MC/DC级)，这是RTCA DO-178B(A级)对飞行控制系统软件的要求。

如需更多有关Atollic工具的信息，请访问atollic.com

Multilink 和 Cyclone

调试接口和生产规划

P&E 的 Multilink 和 Cyclone 系列是覆盖整个产品周期的强大的解决方案。

USB Multilink 调试接口

P&E 的 USB Multilinks 是负担得起的、以开发为导向的接口，允许从用户的 PC 访问目标 MCU 上的调试接口。新的 Multilink Universal 和 Multilink Universal FX 代表了非常成功的硬件接口产品线的下一步发展方向。它们都在单个接口中，组合了对多种飞思卡尔架构的支持，包括：Vybrid、Kinetis、HCS08、RS08、HC(S)12、ColdFire+/V1、ColdFire V2-V4、Qorivva MPC55xx/56xx 及 DSC。FX 版还为某些架构提供高得多的通信速度(高达 10 倍的速度提升)，还可用于为目标设备供电。这些“通用”Multilink 包括可以连接所有支持的架构的扁平电缆。用户可以方便地掀开 Multilink 外壳上的铰接部分，并安装相应的扁平电缆。

Multilink 和 Cyclone



Multilink Universal 和 Multilink Universal FX 的特性

- 从 USB 接口取电—无需单独供电
- 目标电压：1.6–5.25V
- 包括针对各种支持架构的扁平电缆
- 高速下载 (FX 版)
- 可为目标供电 (FX 版)

支持的架构

- Vybrid
- Kinetis
- ColdFire+, ColdFire V1–V4
- HCS08, RS08, HC(S)12
- DSC

软件支持

- CodeWarrior IDE
- P&E 软件(包括编程器和调试器)
- 来自 IAR、Keil、Mentor Graphics、Cosmic 及其他公司的软件工具。支持随着架构而改变。联系厂商确定兼容性。

Cyclone 生产编程器

P&E 的 Cyclone 产品适用于在线生产编程，包括小批量、操作员控制的编程和大批量的自动编程。Cyclone 可用对飞思卡尔处理器/MCU 上的内部存储器进行编程，也可以对与处理器的地址/数据总线连接的外部存储器进行编程。处理器可以在编程之前安装在最终印刷电路板上，无需进行预编程。

当连接到 PC 时，Cyclone 能够通过 USB、以太网或串行端口通信，而它的操作可以是完全自动化的。在独立模式中，编程映像文件首先载入内置存储器中。LCD 屏幕和按钮允许一键式编程操作，也可进行配置。P&E 提供自动化软件包，允许很多 Cyclone 单元“组装”在一起。

Cyclone 还可以用作多种流行的调试器的硬件接口，与 USB Multilink 的使用方法类似，但还包括对以太网和串行连接的支持。

Cyclone 的特性

- 存储多个映像文件进行编程
- 可以完全自动化操作，也可从 PC 进行控制
- 无需 PC，可通过按钮/显示器进行控制
- 显示映像文件选择、状态和设置的显示器
- 可以提供/切换电源到目标设备
- 高速编程
- 多个单元可“组装”成并行编程
- 支持动态数据，包括连续数据
- 可用于多种调试器的调试接口

如需更多信息，请访问：
pemicro.com



SEGGER: J-Link 和 Flasher

便捷的开发和生产规划

J-Link调试探头采用了SEGGER的行业领先的嵌入式软件进行设计，为大范围的MCU和MPU提供各种先进的特性和傲人的支持，包括飞思卡尔的整个i.MX、Kinetis及ColdFire V2-V4系列。很多流行的IDE，如CodeWarrior、IAR、Keil、Code Sourcery V2-V4及其他都内置了对J-Link的支持。

J-Link调试产品线提供了到RAM*和闪存的高速下载。每个JTAG调试器硬件型号有自己独特的属性，可以提供大量可用的软件附加模块，以增强J-Link的功能。如需更多详细信息，请访问：
segger.com/jlink.html。

J-Flash是闪存编程的一个综合用户界面。在闪存中进行调试时，闪存断点附件允许无限数量的断点。J-Link SDK是C语言使用的典型的标准Windows DLL。它通过导出功能使J-Link的所有功能都是可用的，还允许您使用J-Link写你自己的程序。

硬件型号

用于连接的J-Link Pro

J-Link Pro是增强型版本的J-Link。除了USB之外，它还包含一个板上以太网接口以及两个LED硬件状态指示器。它带有与所有J-Link有关的SEGGER软件产品的许可证，包

*一般的J-Link的速度已达750 Kbps，而J-Link Ultra所允许的最快下载速度峰值更高，可高达1.5 Mbps。

SEGGER调试探头与生产闪存编程器



J-Link 通过 JTAG/SWD 进行智能调试

- 稳健的通信
- 非常高的性能
(下载速度高达1.5 MB)*
- 无限的闪存断点
(需要证书许可)

括闪存断点、RDI、J-Flash和GDB服务器，为专业开发人员提供最佳的调试解决方案。

实现高性能的J-Link ULTRA

J-Link ULTRA基于高度优化和经验证的J-Link。由于它具有更高速的CPU、内置FPGA和高速USB接口，从而能提供更高的速度及目标电源管理功能。这使您能充分利用现代内核所提供的低功耗功能。J-Link Ultra提搞了门栏，目标是成为最快的仿真器之一。

实现Cortex-M的事后剖析功能的J-Trace

面向ARM®Cortex™-M的J-Trace是一个包含追踪(ETM)支持的JTAG探头。J-Trace帮助开发人员分析他的目标系统的行为。4 MB追踪存储器提供大容量空间存储最近执行的函数。这使您能够找出程序如何到达代码中的某一位置，而这个位置既不是预期的也不是想要的。

为生产中闪存编程和现场服务的Flasher

该在线编程器(Flasher ARM)是J-Link DDL的一个超级集合。它包含所有的调试探头功能，同时设计成可在生产环境中使用。不同的接口，如命令行接口或选择可用的SDK，让它能轻松地集成到任何生产环境中。

Flasher ARM有板上存储器，可存储您的二进制映像文件，允许方便的独立闪存编程。这个尤其适用于必须现场升级器件的支持团队。他们仅需要携带一个配置好的小盒子，只要将其与目标系统连接，就可以进行更新。

如需更多详细信息，请访问：
segger.com/flasherarm.html。

SEGGER: RTOS、GUI和中间件

面向专业开发人员的嵌入式软件

SEGGER提供丰富的功能、高性能RTOS、GUI、中间件系列(文件系统、USB主机和设备、IP协议栈)、所有这些都遵循严格的,然而非常高效的编码和文档标准。该软件非常容易使用,而且开箱即用。针对流行的评估板和工具链的BSP和项目也可得到,包括广受欢迎的基于飞思卡尔设计的BSP。SEGGER提供非常灵活的许可证模式,以满足任何大小项目的需求。

嵌入式图形包(emWin)

emWin是一个专业的图形用户界面(GUI),用于对图形LCD进行操作的任何应用。对于快速的用户界面开发,emWin提供一个GUI-构建器软件和一个广泛的窗口小部件选择。emWin是SEGGER的完整中间件解决方案的一部分。此外,emWin兼容轮询、单任务和多任务环境,采用专用的操作系统或任何商用RTOS。它随C源代码一起发货,可能调整到适合任何大小的实际和虚拟的带有LCD控制器和CPU的任何显示功能。emWin可以进行优化,并使用很少的资源来运行。如需更多详细信息,请访问:
segger.com/emwin.html。

RTOS (embOS)

embOS是一个优先级控制的实时操作系统,专门用作开发嵌入式实时应用的基础。它是一个零中断延迟(高优先级中断从来不会由embOS关闭)、高性能的RTOS,已经对最

SEGGER RTOS, GUI 和中间件



小的RAM和ROM内存消耗,以及高速和多功能性进行了优化。在embOS的整个开发过程中,MCU有限的资源始终铭记于心。embOS内部结构已针对不同客户的各种应用进行了优化,从而符合不同行业的要求。embOS完全兼容不同平台(8/16/32位)上的源代码,使它能轻松地将应用移植到不同的CPU上。其高度模块化的结构确保只链接那些需要的函数,保持非常小的ROM容量。我们充分发挥与飞思卡尔的合作伙伴关系,利用他们的硬件专业技能和知识,增加对Vybrid器件的支持。这让您能充分利用我们的软件产品所提供的功能,同时确保它按照最高的标准进行开发,并得到完全的优化。如需更多详细信息,请访问:
segger.com/emwin.html。

嵌入式USB协议栈 (emUSB设备USB主机)

emUSB设备的设计目标是采用USB设备控制器在任何嵌入式系统中运行。大部分通用USB设备的端口是

可用的。它可与USB 1.1或USB 2.0全速和高速设备一起使用。

emUSB支持HID、CDC、MSD、MSD-CDROM、打印机和用户批量通信等设备类别。emUSB主机是与emUSB设备对应,支持HID、CDC(及FTDI)、MSD、打印机和客户批量通信等设备类别。

嵌入式IP协议栈(embOS/IP)

embOS/IP是一个TCP/IP协议栈,为高性能的嵌入式网络解决方案提供较小的内存占用量。该协议栈为使用实时的、内存有限的嵌入式系统进行了优化。它提供遵循RFC的TCP/IP和标准的插入式API。embOS/IP与embOS操作系统无缝合作运行。也提供SMTP、FTP和HTTP等其他更高级的协议。在链路层,embOS/IP支持PPP,可轻松集成M2M通信。如需更多详细信息,请访问:
segger.com/embeddedsoftware.html。

Lauterbach

TRACE32® PowerTools

Lauterbach提供世界上最先进和最完整的调试环境。凭借30多年的经验，Lauterbach的TRACE32®产品系列已经累积成了一个分析工具的宝库，适用于绝大多数的调试和测试要求。这些工具的范围从传统的源代码调试到统计分析、代码覆盖、制图和整理您的代码执行情况。

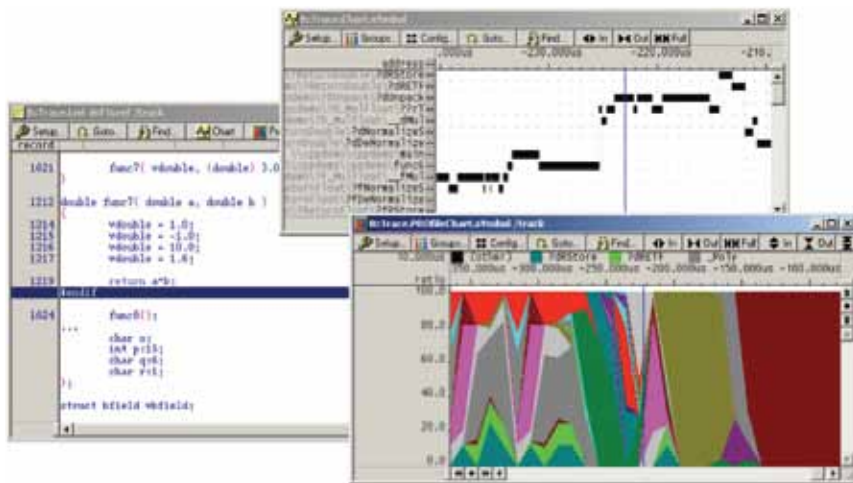
凭借拥有支持各种ARM®内核架构的丰富经验，包括ARM Cortex™-A、ARM Cortex™-R、ARM Cortex™-M内核和其他Coresight组件，

Lauterbach非常自豪地宣布支持基于ARM Cortex™-M4/ Cortex™-A5内核的飞思卡尔的最新Vybrid器件。Vybrid器件提供了一个4位ETM追踪端口，从而能以合理的价格实现Lauterbach TRACE32调试器提供的很多先进的分析功能。此外，无论是否支持ETM追踪，都有多个级别的调试器支持。

面向ARM Cortex-M或ARM Cortex-A/R的TRACE32®调试器

面向ARM Cortex-M/Cortex-A/R处理器系列的工具的设计目标是作为一个开放的调试环境，提供精密的功能，对您的嵌入式设计提供快速有效的测试。现在，它还支持带ARM Cortex-M4/Cortex-A5内核的飞思卡尔最新的Vybrid器件。

TRACE32调试器



面向ARM Cortex™-M或ARM Cortex™-A/R的TRACE32®调试器



硬件配置

面向ARM Cortex-M处理器系列的PowerDebug包括：

- 高速调试硬件模块
- 用于ARM Cortex-M或ARM Cortex-A/R器件的调试线缆

提供USB2.0或以太网接口用作PC Windows、PC Linux®或任何工作站的主机接口

JTAG调试器特性

- 支持JTAG、SWD和cJTAG
- C和C++支持所有标准编译器
- 对片上调试单元的完全、直观的支持
- 对所有通用RTOS的考虑到RTOS的设计
- 通过DAP的实时存储器访问
- 闪存编程支持
- 多核调试

面向ARM Cortex-M的TRACE32 CombiProbe

TRACE32 JTAG调试器可与增加了4位ETM实时追踪功能的CombiProbe调试器同时扩展，实现行业最好的代码分析和整理工具。

CombiProbe 的硬件配置

面向ARM Cortex-M处理器系列的CombiProbe PowerDebug包括：

- 高速调试硬件模块
- CombiProbe调试电缆，可以连续模式记录4位ETM v3.x版的数据
- 用于ARM Cortex-M调试的许可证

提供一个USB2.0或以太网接口用作PC Windows、PC Linux或任何工作站的主机接口。该产品还包括CoreSight单线观测器。

CombiProbe 特性

- 高达128 MB追踪入口
- 追踪端口速率高达200 Mbps
- 实时整理
- 长时间追踪
- 功率分析
- 重新调试所有采样的程序步骤(CTS)
- 追踪过滤器和触发器
- 对函数和任务的运行时分析
- 代码覆盖和变量分析
- 多核调试

面向ARM Cortex-A/R或ARM Cortex-M的TRACE32 PowerTrace

TRACE32 JTAG调试器可与增加了4/8/16/32位ETM实时追踪功能的PowerTrace调试器同时扩展，实现行业中最好的代码分析和整理工具。该配置支持所有模式的ETM追踪端口。

面向ARM Cortex-M的TRACE32®CombiProbe



面向ARM Cortex-A/R或ARM Cortex-M的TRACE32®PowerTrace



PowerTrace 硬件配置

面向ARM Cortex-M处理器系列的PowerTrace包括：

- 高速调试硬件模块
- PowerTrace模块，可记录4/8/16/32位ETM实时追踪数据
- 用于Cortex-A/R或Cortex-M调试的调试电缆

提供一个USB2.0或以太网接口用作PC Windows、PC Linux或任何工作站的主机接口。

PowerTrace的特性

- 最长达4GB的追踪入口
(而且，发送到主机可以记录更长的运行时间)

- 追踪端口速率在4/8/16/32位追踪宽度时高达600 MHz
- 实时整理
- 长时间追踪
- 功率分析
- 重新调试所有采样的程序步骤(CTS)
- 追踪过滤器和触发器
- 对函数和任务的运行时分析
- 代码覆盖和变量分析
- 多核调试

如需更多关于TRACE32工具的信息，请访问：lauterbach.com。







如需了解更多信息，请访问 freescale.com/Vybrid

Freescale/飞思卡尔和Freescale logo/飞思卡尔标识、CodeWarrior、ColdFire、Kinetis、PowerQUICC和Qoriva是Freescale Semiconductor, Inc./飞思卡尔半导体公司所有的商标。Processor Expert、Vybrid和Xtrinsic是Freescale Semiconductor, Inc./飞思卡尔半导体公司的商标。ARM是ARM公司的注册商标。ARM9、ARM11、ARM Cortex-A5、ARM Cortex-A9、ARM Cortex-M3和ARM Cortex-M4是ARM公司的商标。Java和所有基于Java的标记是Sun Microsystems公司在美国和其他国家的商标或注册商标。Power Architecture和Power.org文字标记与Power和Power.org标识以及相关标记是Power.org授权的注册商标和服务标记。所有其他产品和服务名称之所有权均归其相应所有人。© 2012 Freescale Semiconductor, Inc./飞思卡尔半导体公司版权所有。

文档编号：VYBRIDBYNDBITS REV 1