32位微控制器

MPC565

Archived

Last Updated: Jun 19, 2025

MPC565是MPC500系列微处理器的成员之一，采用Power Architecture®指令标准架构。MPC565在单一芯片上集成了一个浮点运算单元、一个高级外设组以及1 MB的闪存。这个组合是高性能汽车应用以及其他控制密集型应用的理想选择。

MPC565 Block Diagram Block Diagram

JTAG		BDM		NEXUS	
20-ch. QUDC	CAN	20-ch. Timer	RTC		TPU
20-ch. QUDC	CAN	2x SCI, 1x QSPI	TPU		6 KB DPTRAM
J1850	CAN	2x SCI, 1x QSPI	4 KB DPTRAM		TPU
36 KB RAM	512 KB Flash		512 KB Flash		
FPU	Core			Interface Unit	
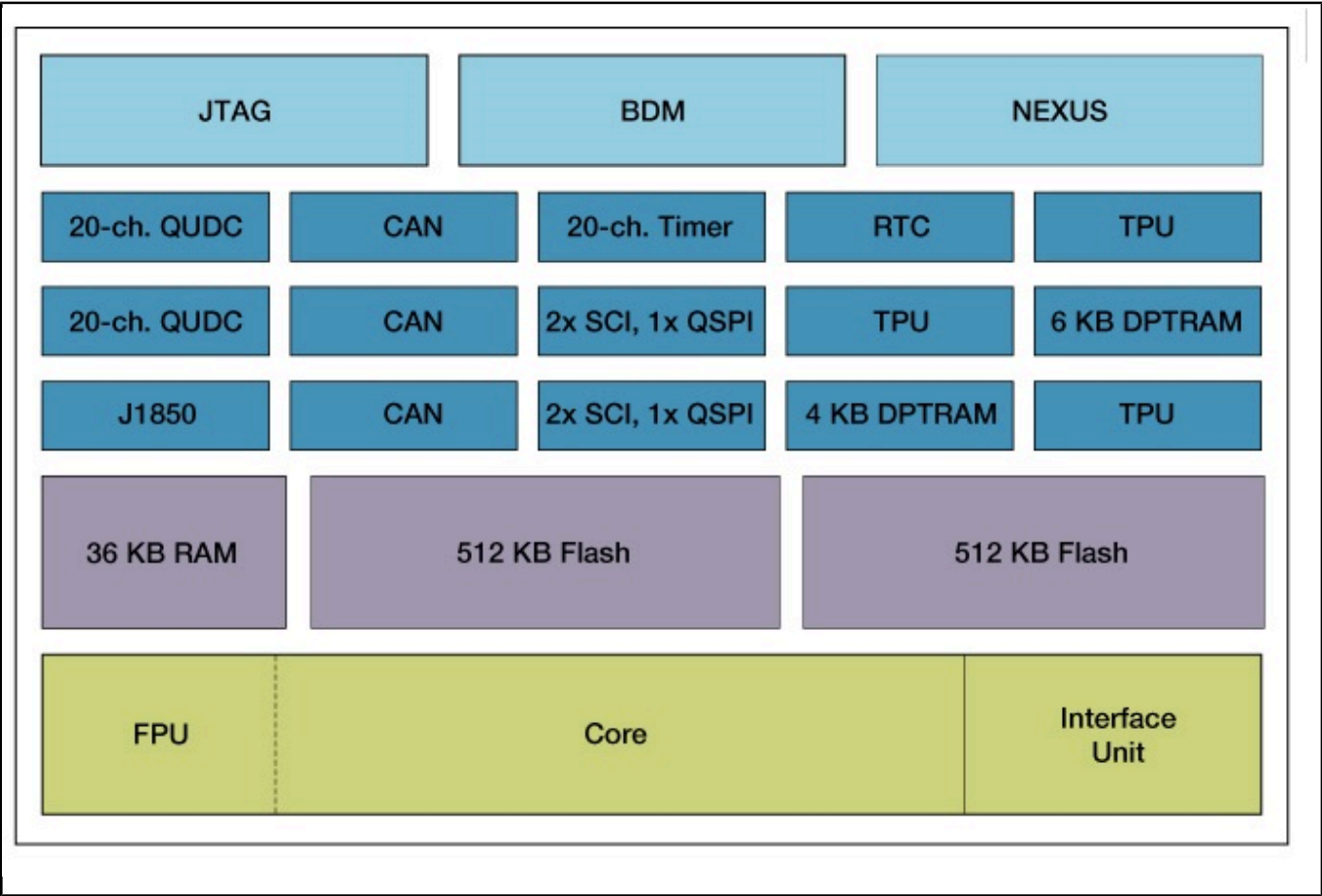
View additional information for 32位微控制器.

Note: The information on this document is subject to change without notice.